



“十四五”职业教育国家规划教材

数字电子技术 应用 第2版

Digital Electronic Technology
Applications

主 编 肖义军

- 工学结合 **新理念**
- 考核评价 **新模式**
- 课程思政 **新案例**
- 技能竞赛 **新指导**



中南大学出版社
www.csupress.com.cn

give as a present

赠送电子教案



“十四五”职业教育国家规划教材

数字电子技术应用

第2版

主 编 肖义军

主 审 谭立新

副主编 戴 文 刘 剑

参 编 洪 琳 胡贵树 孙长发

工学结合：新理念

考核评价：新模式

课程思政：新案例

技能竞赛：新指导



中南大学出版社

www.csupress.com.cn

·长沙·

图书在版编目(CIP)数据

数字电子技术应用 / 肖义军主编. —2 版. —长沙:
中南大学出版社, 2023. 1(2024. 5 重印)

ISBN 978-7-5487-4839-7

I. ①数… II. ①肖… III. ①数字电路—电子技术
IV. ①TN79

中国版本图书馆 CIP 数据核字(2022)第 031535 号

数字电子技术应用

(第二版)

SHUZI DIANZI JISHU YINGYONG

肖义军 主编

- 出版人 林绵优
 责任编辑 胡小锋
 责任印制 李月腾
 出版发行 中南大学出版社
社址: 长沙市麓山南路 邮编: 410083
发行科电话: 0731-88876770 传真: 0731-88710482
 印 装 湖南天闻新华印务有限公司

- 开 本 880 mm×1230 mm 1/16 印张 12.5 字数 304 千字
 互联网+图书 二维码内容 字数 28 千字
 版 次 2023 年 1 月第 2 版 印次 2024 年 5 月第 2 次印刷
 书 号 ISBN 978-7-5487-4839-7
 定 价 43.00 元

图书出现印装问题, 请与经销商调换

第二版前言

为了深入贯彻党的二十大精神和全国教育大会精神，落实《国家职业教育改革实施方案》(国发[2019]4号)和《职业院校教材管理办法》(教材[2019]3号)有关要求，深化职业教育“三教”改革，使教材适应新的职业教育教学改革方向，更贴近教学的实际需要，对该教材进行了修订。

本次修订依据教育部颁布的《中等职业学校电子技术基础与技能教学大纲》，并参照了有关国家职业技能标准和行业职业技能鉴定规范，也充分吸收了使用学校一线教师反馈意见和建议。

本书编写时努力体现以全面素质教育为基础、以就业为导向、以职业能力为本位、以学生为主体的职业教育教学理念；坚持“做中学、做中教”的职业教育教学特色，积极探索理论和实践相结合的教学模式，适应项目化教学等新型教学方法实施的需要；将数字电子技术的基础理论与技能知识进行归纳梳理，融合成五个典型实践项目。

根据中等职业学校学生的知识水平、认知特点以及职业技能培训要求，本书融合五个典型实践项目均采用项目描述、知识准备、任务实现、考核评价、拓展提高和同步练习等六个环节的体例结构，打破传统的学科体系，以项目为导引，以任务为驱动，遵循“以能力培养为核心，以技能训练为主线，以理论知识为支撑”，较好地处理了理论与实践的关系，主题鲜明，重点突出，体现了“够用、适用、管用”的思想。变学科知识本位为职业能力本位，融理论知识于项目实践，注重学生动手能力的培养，达到理实合一、交互

渗透、逐渐递进的教学效果，突出了工学结合与职业素质的培养，最大限度地满足学生职业生涯发展的需要。

建议本课程的教学课时数为 124 课时，各项目参考学时见下表。

内容	课时
项目 1: 三人表决器的制作	28
项目 2: 数显逻辑笔的制作	22
项目 3: 四人抢答器的制作	24
项目 4: 变音警笛的制作	22
项目 5: 数字秒表的制作	24
机动	4
合计	124

由于编者水平有限，书中错误和不当之处在所难免，热诚欢迎广大读者批评指正，提出宝贵的意见和建议(QQ: 249260921)，以便进一步完善教材。

编者

2022 年 10 月

第一版前言

根据《国务院关于大力发展职业教育的决定》、国务院印发的《关于加快发展现代职业教育的决定》、《中等职业学校专业教学标准(试行)》(2014)等文件的要求,以及习近平总书记专门对职业教育工作做出的重要指示,我们编写了这本“职业教育电子类专业‘新课标’规划教材”。

本书是基于“知行合一”理念的中等职业学校电子类专业创新教材,编写时以项目模块形式重新构建知识体系结构,围绕工作任务、工作现场来组织教学内容,在任务的引领下学习理论,实现理论教学与实践教学融通合一、能力培养与工作岗位对接合一、实习实训与顶岗工作学做合一。

本书紧紧围绕课程目标重构知识体系结构,项目内容按照项目描述、学习目标、知识准备、任务实现、考核评价、拓展提高这六个环节来组织编写。编写中坚持以工作为本位、以职业实践能力培养为主线、以项目为载体的总体要求。本书打破传统的学科体系,紧紧围绕工作任务来选择和组织课程内容,在任务的引领下学习理论知识,让学生在实践活动中掌握理论知识,实现理论与实践的一体化,提高学生的职业能力。

本书的特点:

1. 教材中各项目及项目内容按照循序渐进、由易到难、先具象再抽象的递进关系安排,所选案例、任务、项目贴近学生学情,又注重知识的趣味性、实用性和可操作性,遵循中职学生的认知规律。

2. 教学内容浅显易懂,理论内容以“够用、实用”为原则,增强了实践性教学内容。实践性教学内容占总课时的50%左右,使学生既能掌握一定的理论知识,又有更多的实践机会。

3. 全书共安排了五个项目任务,重点关注如何综合运用所获得的理论知识、操作知识来完成工作任务。通过“完整性活动”,学生可获得有工作意义的“产品”或者“作品”,这样,不仅可以增强学生对教学内容的直观感受,而且有利于增强学生的工作热情和学习兴

趣,使学生达到通过完成具体项目来学习相关理论知识,并发展职业能力的目的。

由于编者水平有限,书中错误和不当之处在所难免,热诚欢迎广大读者批评指正,提出宝贵的意见和建议(QQ: 249260921),以便进一步完善教材。

编 者

2016年12月

目 录

Contents

项目 1 三人表决器的制作	1	项目 2 数显逻辑笔的制作	46
1.1 项目描述	1	2.1 项目描述	46
1.2 知识准备	2	2.2 知识准备	47
1.2.1 晶体管的开关特性	2	2.2.1 组合逻辑电路的基础知识	47
1.2.2 基本逻辑门	6	2.2.2 编码器	50
1.2.3 复合逻辑门	13	2.2.3 技能实训	55
1.2.4 TTL 集成逻辑门	16	2.2.4 译码器	57
1.2.5 技能实训	21	2.2.5 技能实训	64
1.2.6 数制	23	2.3 任务实现	66
1.2.7 逻辑代数的化简	25	2.3.1 认识电路组成	66
1.2.8 逻辑电路图、真值表与逻辑 函数表达式的关系	32	2.3.2 认识工作过程	67
1.3 任务实现	34	2.3.3 电路仿真	67
1.3.1 认识电路组成	34	2.3.4 元器件的选用与检测	68
1.3.2 认识工作过程	35	2.3.5 电路安装	69
1.3.3 电路仿真	36	2.3.6 电路调试与检测	70
1.3.4 元器件的选用与检测	37	2.4 考核评价	71
1.3.5 电路安装	38	2.5 拓展提高	72
1.3.6 电路调试与检测	39	2.6 同步练习	73
1.4 考核评价	39	项目 3 四人抢答器的制作	77
1.5 拓展提高	41	3.1 项目描述	77
1.6 同步练习	42	3.2 知识准备	78

3.2.1 RS 触发器	78	4.5 拓展提高	139
3.2.2 JK 触发器	87	4.6 同步练习	140
3.2.3 D 触发器、T 触发器、T' 触发器	91	项目 5 数字秒表的制作	142
3.2.4 技能实训	95	5.1 项目描述	142
3.3 任务实现	98	5.2 知识准备	143
3.3.1 认识电路组成	98	5.2.1 时序逻辑电路的特点	143
3.3.2 认识工作过程	99	5.2.2 寄存器	144
3.3.3 电路仿真	100	5.2.3 技能实训	148
3.3.4 元器件的选用与检测	103	5.2.4 计数器	150
3.3.5 电路安装	104	5.2.5 技能实训	161
3.3.6 电路调试与检测	104	5.3 任务实现	163
3.4 考核评价	107	5.3.1 认识电路组成	163
3.5 拓展提高	108	5.3.2 认识工作过程	165
3.6 同步练习	109	5.3.3 电路仿真	165
项目 4 变音警笛的制作	115	5.3.4 元器件的选用与检测	167
4.1 项目描述	115	5.3.5 电路安装	168
4.2 知识准备	116	5.3.6 电路调试与检测	168
4.2.1 多谐振荡器	116	5.4 考核评价	170
4.2.2 单稳态触发器	118	5.5 拓展提高	171
4.2.3 施密特触发器	122	5.6 同步练习	173
4.2.4 555 定时器及应用	126	附 录	176
4.2.5 技能实训	132	附录 1 部分常用数字集成电路的 外引线排列图	176
4.3 任务实现	134	附录 2 D/A 转换器简介	181
4.3.1 认识电路组成	134	附录 3 A/D 转换器简介	184
4.3.2 认识工作过程	135	附录 4 存储器简介	189
4.3.3 电路仿真	135	参考文献	192
4.3.4 元器件的选用与检测	136		
4.3.5 电路安装	136		
4.3.6 电路调试与检测	137		
4.4 考核评价	138		

项目 1

三人表决器的制作



走进大国工匠——徐立平

1.1 项目描述

本项目介绍的三人表决器(图 1-1),是采用逻辑门电路 74LS00 和 74LS10,以少数服从多数的原则,实现对某个事件表决的装置。表决时,只需各裁判员按下表决按钮,输出端就显示出了表决结果。通过本项目的学习与实践,可以让读者获得如下知识和技能:

1. 掌握晶体管的开关特性;
2. 掌握基本逻辑门、复合逻辑门的图形符号和逻辑功能;
3. 了解常用集成逻辑门型号、引脚功能,会测试其逻辑功能;
4. 会对二进制数、八进制数、十进制数和十六进制数进行互换;
5. 会使用公式法和卡诺图对逻辑函数表达式进行化简,并画出简化电路;
6. 会对逻辑电路图、真值表和逻辑函数表达式进行互换;
7. 会使用 NI Multisim 14.0 仿真软件对逻辑电路进行仿真实验;
8. 会安装、调试和检测三人表决器;
9. 具有一定电子产品装接、检测和维修能力。

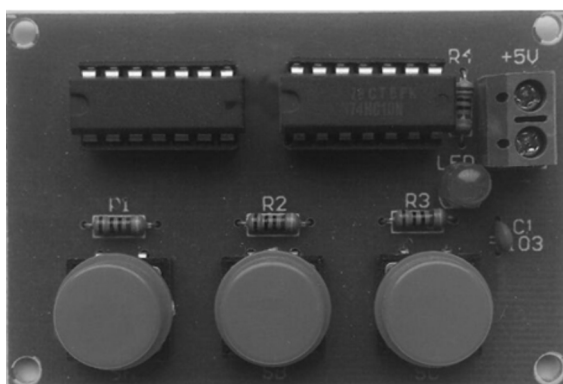


图 1-1 三人表决器

1.2 知识准备

要完成以上要求的三人表决器的制作,需要具备以下一些相关的知识和技能,下面分别进行阐述。

1.2.1 晶体管的开关特性

任务导引

数字电路是近代电子技术的重要基础,已渗透到国民经济和人民生活的各个领域。数字电路是开关电路,二极管和三极管是组成开关电路的最基本元件。那么,二极管和三极管的开关特性是怎样的呢?

一、二极管的开关特性

1. 工作原理

由于晶体二极管具有单向导电的特性,即在正向偏电压下 PN 结导通,其电阻很小,约为几十欧至几百欧;在反向偏电压下 PN 结截止,其电阻很大,一般硅二极管在 $10\text{ M}\Omega$ 以上,锗二极管也有几十千欧至几百千欧。利用这一特性,二极管就能在电路中起到控制电流接通或关断的作用,成为一个理想的电子开关。

2. 工作特性

开关二极管从截止(高阻状态)到导通(低阻状态)的时间叫开通时间;从导通到截止的时间叫反向恢复时间;两个时间之和称为开关时间。一般反向恢复时间大于开通时间,故在开关二极管的使用参数上只给出反向恢复时间。开关二极管的开关速度是相当快的,像硅开关二极管的反向恢复时间只有几纳秒,即使是锗开关二极管,也不过几百纳秒。

3. 种类

开关二极管分为普通开关二极管、高速开关二极管、超高速开关二极管、低功耗开关二极管、高反压开关二极管、硅电压开关二极管等多种。

普通开关二极管:常用的国产普通开关二极管有 2AK 系列锗开关二极管。

高速开关二极管:高速开关二极管较普通开关二极管的反向恢复时间更短,开、关频率更快。常用的国产高速开关二极管有 2CK 系列。进口高速开关二极管有 1N 系列、1S 系列、1SS 系列(有引线塑封)和 RLS 系列(表面封装)。

超高速开关二极管:常用的超高速开关二极管有 1SS 系列(有引线塑封)和 RLS 系列(表面封装)。

低功耗开关二极管:低功耗开关二极管的功耗较低,但其零偏压电容和反向恢复时间值

均较高速开关二极管低。常用的低功耗开关二极管有 RLS 系列(表面封装)和 1SS 系列(有引线塑封)。

高反压开关二极管：高反压开关二极管的反向击穿电压均在 220 V 以上，但其零偏压电容和反向恢复时间值相对较大。常用的高反压开关二极管有 RLS 系列(表面封装)和 1SS 系列(有引线塑封)。

硅电压开关二极管：硅电压开关二极管是一种新型半导体器件，有单向电压开关二极管和双向电压开关二极管之分，主要应用于触发器、脉冲发生器及过压保护、高压输出、延时和电子开关等电路。

二、三极管的开关特性

在模拟电子技术中我们知道，三极管具有放大、饱和、截止三种工作状态，在模拟电路中，主要讨论三极管的放大性能，而在数字电路中，三极管作为开关使用时，它是工作在饱和、截止两种状态下，放大状态只是个过渡状态。

1. 饱和和导通条件及其特点

做中学、做中教

打开 NI Multisim 14.0 仿真软件，按图 1-2(a) 所示电路调入相应器件并连接好电路，用电流表监测基极电流和集电极电流，用电压表监测集电极电压，调节 R_p 大小，观察各仪表数值变化，将测得的结果填入表 1-1 中。

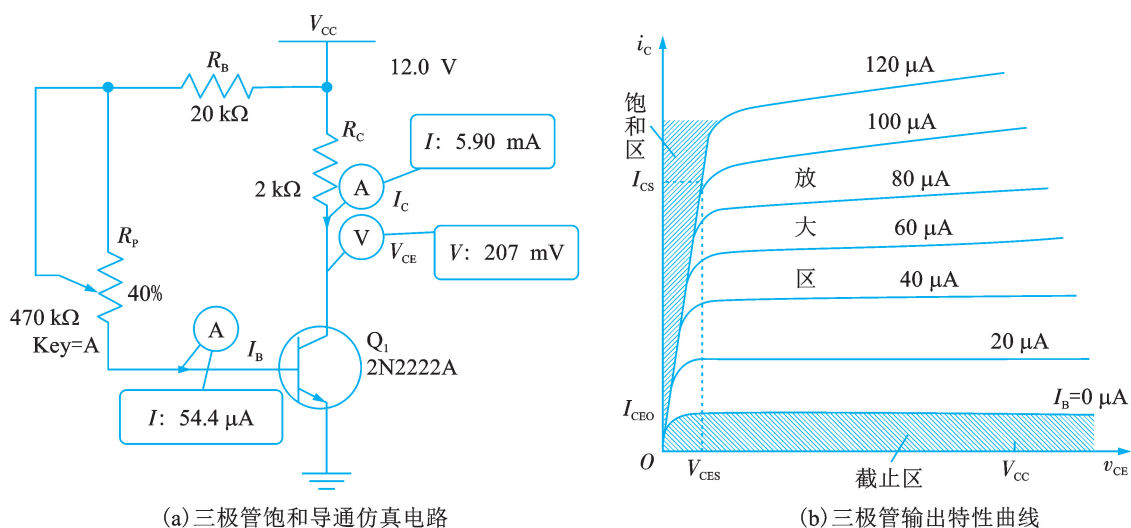


图 1-2 三极管开关特性

表 1-1 三极管饱和和导通仿真实验记录表

R_p 大小所占百分比	40%	35%	30%	25%	20%	15%	10%	5%	0%
I_B									
I_C									
V_{CE}									

由上述仿真实验数据可以看出,当改变 R_p 使三极管的基极电流增大时,其工作点将向上移动。继续增大 I_B ,当 I_B 增大到 $100 \mu\text{A}$ 时[见图 1-2(b)],三极管达到临界饱和点,此时基极电流用 I_{BS} 表示,称为临界饱和基极电流。

三极管达到临界饱和状态之后,如果 I_B 继续增大,三极管就进入饱和状态。这时 I_C 维持在一定值上几乎不变,这个值用 I_{CS} 表示。因此,三极管饱和的条件是:基极电流足够大,即 $I_B \gg I_{BS}$ 。

如前所述,三极管在饱和状态下,集电极与发射极之间的电压称为饱和压降,用 V_{CES} 表示, V_{CES} 一般只有零点几伏(硅管约 0.3 V ,锗管约 0.1 V),而

$$I_{BS} = \frac{I_{CS}}{\beta} = \frac{V_{CC} - V_{CES}}{\beta R_C} \approx \frac{V_{CC}}{\beta R_C}$$

所以,三极管饱和条件通常可以表示为

$$I_B \geq I_{BS} = \frac{V_{CC}}{\beta R_C}$$

当三极管处于饱和状态时,对于硅管来说,基极与集电极之间的电压 $V_{BES} = 0.7 \text{ V}$,而 $V_{CES} = 0.3 \text{ V}$,可见, $V_{BC} > 0$,也就是说,发射结和集电结均处于正向偏置。

三极管饱和之后,如 I_B 愈大,则管子饱和愈深,抗干扰能力就愈强。也就是说,三极管受到干扰后,由于饱和较深而不容易脱离饱和状态。

由图 1-2(a)可知,三极管处于饱和状态时

$$I_{CS} = \frac{V_{CC} - V_{CES}}{R_C} \approx \frac{V_{CC}}{R_C} = \frac{12}{2 \times 10^3} \text{ A} = 6 \text{ mA}$$

所以三极管的饱和内阻

$$R_s = R_{CE} = \frac{V_{CES}}{I_{CS}} = \frac{0.3}{6 \times 10^{-3}} \Omega = 50 \Omega$$

这个电阻与负载电阻 R_C 相比,可以忽略不计。由此可见,三极管饱和导通状态相当于开关的接通状态。

2. 截止条件及其特点

当三极管的基极电流减小时,其工作点将向下移动。 $I_B = 0$ 时, $I_C \approx 0 \text{ V}$, $V_{CE} \approx V_{CC}$,显然,三极管的截止条件为

$$V_{BE} \leq 0$$

不难看出,三极管的截止状态相当于开关的断开状态。

综上所述,三极管饱和时, V_{CE} 很小,集电极、发射极近似短路,相当于开关的接通;三极管截止时,集电极、发射极近似开路,相当于开关的断开。也就是说,三极管相当于一个由基极电流控制通断的无触点开关。

表 1-2 列出了三极管截止、放大和饱和工作状态的特点,以便判断比较。

表 1-2 三极管截止、放大、饱和工作状态的特点

工作状态	截止	放大	饱和	
条件	$i_B \approx 0$	$0 < i_B < \frac{I_{CS}}{\beta}$	$i_B \geq \frac{I_{CS}}{\beta}$	
工作特点	偏置情况	发射结与集电结均反偏	发射结正偏、集电结反偏	发射结与集电结均正偏
	集电极电流	$i_C \approx 0$	$i_C = \beta i_B$	$i_C = I_{CS} = \frac{V_{CC}}{R_C}$ 且不随 i_B 增加而增加
	管压降	$V_{CE0} \approx V_{CC}$	$V_{CE} = V_{CC} - i_C R_C$	$V_{CES} \approx 0.3 \text{ V}$ (硅管) $V_{CES} \approx 0.1 \text{ V}$ (锗管)
	C、E 间等效电阻	很大, 相当于开关断开	可变	很小, 相当于开关闭合

3. 三极管开关时间

由于三极管内部电容的影响, 三极管由截止状态转换为饱和状态不是立即完成的, 而是需要经历一段时间, 这个时间称为开通时间, 用 t_{on} 表示; 同理三极管由饱和状态转换为截止状态也不是立即完成的, 所需经历的时间称为关闭时间, 用 t_{off} 表示。 t_{on} 和 t_{off} 总称为三极管的开关时间。三极管的开关时间与三极管的类型有关, 开关时间的长短将影响信号传输的速度, 各种三极管的开关时间可以从有关手册中查到。

三、三极管反相器

反相器是最基本的开关电路。图 1-3 所示为三极管反相器仿真电路。其中三极管是开关元件, V_{SS} 是使三极管可靠截止而设置的偏置电源。

● 做中学、做中教

打开 NI Multisim 14.0 仿真软件, 按图 1-3 所示电路调入相应器件并连接好电路, 输入信号为频率 1 kHz、幅度 3 V 的矩形波, 用示波器对比观察输入、输出波形。

通过仿真, 我们发现输出信号与输入信号是反相的, 即输入低电平, 输出为高电平; 输入高电平, 输出为低电平, 如图 1-4 所示。

为什么会出现这种情况呢?

因为当输入为低电位, 即 $v_i = 0 \text{ V}$ 时, 三极管 Q_1 截止 (相当于开关断开), 输出为高电平, $v_o \approx V_{CC} = 12 \text{ V}$ 。而当输入为高电位, 即 $v_i = 3 \text{ V}$ 时, 三极管 Q_1 饱和导通 (相当于开关闭合), 输出为低电平, $v_o \approx V_{CES} \approx 0 \text{ V}$ 。

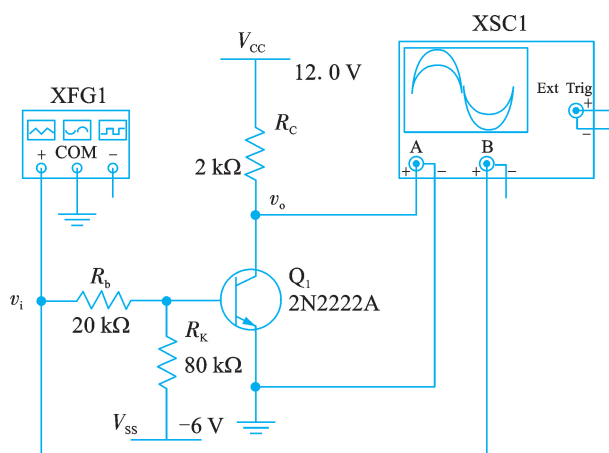


图 1-3 三极管反相器仿真电路

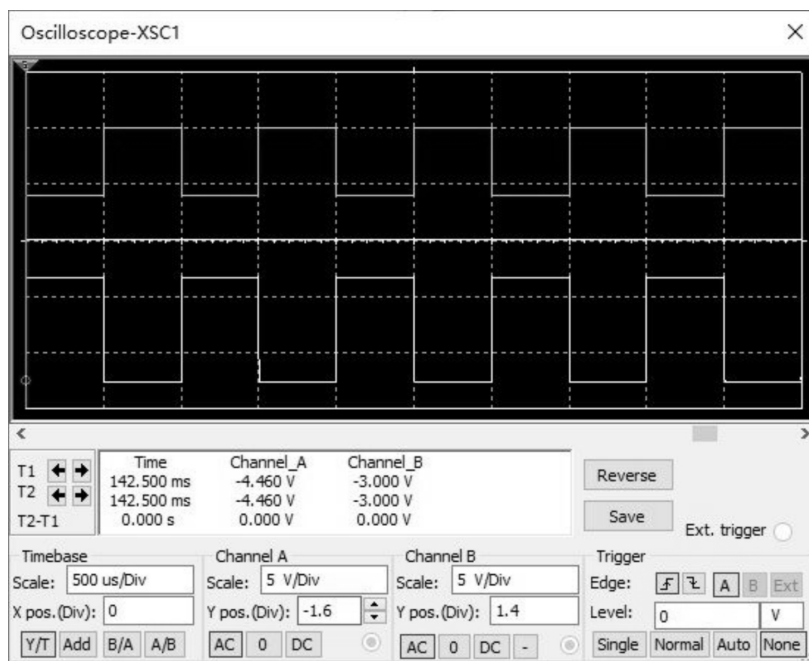


图 1-4 三极管反相器工作波形

1.2.2 基本逻辑门

任务导引

数字电路中用输入信号表示“条件”，用输出信号表示“结果”，而条件与结果之间的因果关系称为逻辑关系，能实现某种逻辑关系的电路称为逻辑门电路。那么，基本逻辑门有哪些？逻辑关系又是怎样的呢？

逻辑门电路是指具有多个输入端和一个输出端的开关电路。它是按照一定的规律而动作的。这些电路像门一样按照一定的条件“开”或“关”，所以又称“门”电路。逻辑门中逻辑的内涵是指一定的因果关系即“条件和结果的关系”。

为了简便地描述逻辑关系，通常用熟知的符号“0”和“1”来表示某一事物的对立状态，比如电位的“高”与“低”，脉冲的“有”与“无”，开关的“合”与“断”，事物的“真”与“假”等。这里的0和1的概念，并不是指数量的大小，而是作为一种表示符号，故称之为逻辑“0”和逻辑“1”。在逻辑电路中，用“1”表示有信号或满足逻辑条件，用“0”表示无信号或不满足逻辑条件。通常，用电位的高、低控制门电路。一般用“1”表示高电平，用“0”表示低电平，称为正逻辑；用“1”表示低电平，用“0”表示高电平，称为负逻辑。本书在讨论各种逻辑关系时均采用正逻辑。

一、与门电路

1. 与逻辑关系

与逻辑关系如图 1-5 所示，开关 A 和 B 串联与灯泡 Y 和电源 V_C 组成回路，使灯泡 Y 亮的

条件是开关 A 和 B 同时闭合。只要有其中一个开关断开, 灯泡 Y 都不会亮。这里开关 A 、 B 的闭合与灯泡 Y 亮的关系可描述为条件 A 和 B 同时满足时, 事件才会发生, 这种关系称为与逻辑关系, 也称为逻辑乘。

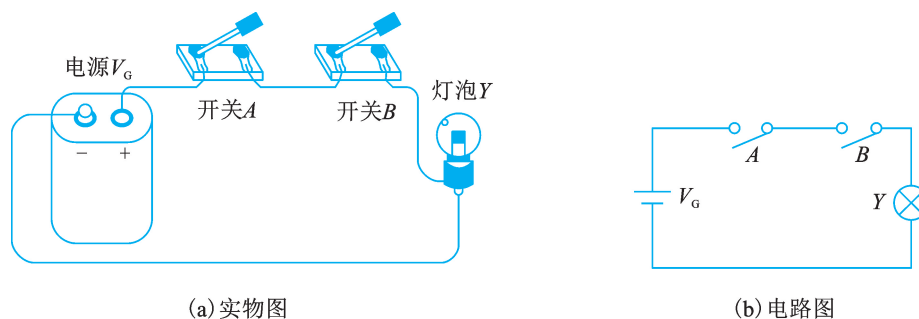


图 1-5 与逻辑关系

开关 A 、 B 的闭合与断开, 灯泡 Y 的亮与灭的逻辑关系见表 1-3。

表 1-3 开关 A 、 B 与灯泡 Y 的逻辑关系表

输入		输出
开关 A	开关 B	灯泡 Y
断开	断开	灭
断开	闭合	灭
闭合	断开	灭
闭合	闭合	亮

2. 与逻辑真值表

真值表是一种表明逻辑门电路输入端状态和输出端状态逻辑对应关系的表格, 它包括了全部可能的输入值组合及其对应的输出值。

若将开关的闭合规定为 1, 开关的断开规定为 0; 灯泡的亮规定为 1, 灯泡的灭规定为 0, 可根据表 1-3 得出与逻辑真值表, 如表 1-4 所示。

表 1-4 与逻辑真值表

输入		输出
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

3. 与逻辑表达式

由表 1-4 我们可以看出, 与逻辑可用如下逻辑函数式表达:

$$Y = A \cdot B \text{ 或 } Y = AB$$

4. 与逻辑图形符号

为了表达的方便，我们用一个图形符号来表示与门电路，与门电路图形符号如图 1-6 所示，与门输入端可以不止两个，但逻辑关系是一样的。

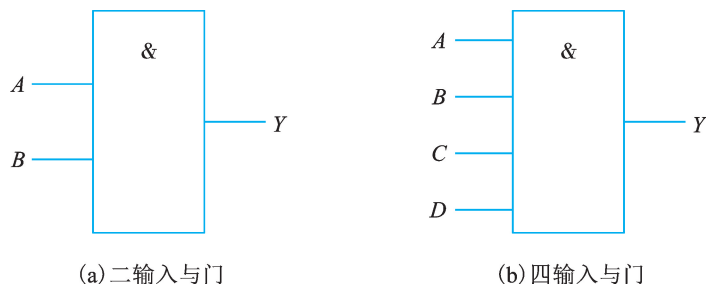


图 1-6 与门电路图形符号

5. 与逻辑功能

由表 1-4 我们还可以得出，与门电路的逻辑功能：“有 0 出 0，全 1 出 1。”

6. 二极管与门电路

能实现与逻辑功能的电路称为与门电路，简称与门，与门电路可以由二极管、三极管、MOS 管和继电器等具有两种状态的分立元器件组成，也可以由集成电路组成。

图 1-7(a) 所示是具有两个输入端的二极管与门电路。A、B 为输入端，Y 为信号输出端。

做中学、做中教

打开 NI Multisim 14.0 仿真软件，按图 1-7(b) 所示电路调入相应器件并连接好电路，用电压表监测输入、输出电压，操作开关 S_1 、 S_2 ，将测得的结果填入表 1-5 中。

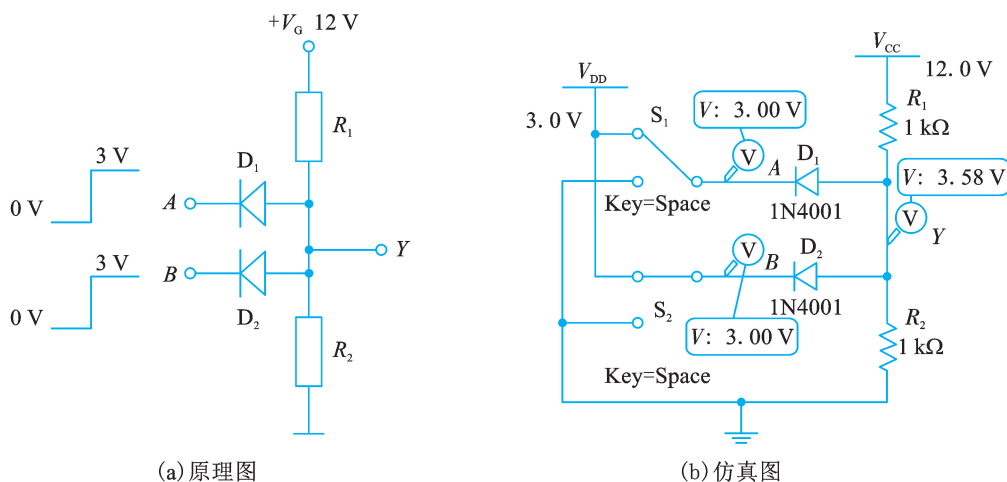


图 1-7 二极管与门电路

表 1-5 二极管与门仿真情况记录表

开关 S_1	开关 S_2	输入				输出	
		A		B		Y	
		电压	逻辑	电压	逻辑	电压	逻辑
向下	向下						
向下	向上						
向上	向下						
向上	向上						

通过仿真我们发现：

(1) 当 A 、 B 都处于低电平 0 V 时，二极管 D_1 、 D_2 都导通， $Y=0\text{ V}$ ，输出低电平。（忽略二极管正向压降，下同）

(2) 当 $A=3\text{ V}$ ， $B=0\text{ V}$ 时， D_2 优先导通，输出端 Y 被箝位在 0 V ， D_1 反偏而截止。

(3) 当 $A=0\text{ V}$ ， $B=3\text{ V}$ 时， D_1 优先导通，输出端 Y 被箝位在 0 V ， D_2 反偏而截止。

(4) 当 A 、 B 都处在高电平 3 V 时，二极管 D_1 、 D_2 都导通， $Y=3\text{ V}$ ，输出高电平。

从上述分析可知，输入全为高电平时，输出也为高电平，即“全 1 出 1”；输入端有一个或一个以上为低电平时，输出端为低电平，即“有 0 出 0”。同样可以用逻辑函数表达式 $Y=AB$ 表示。

二、或门电路

1. 或逻辑关系

或逻辑关系如图 1-8 所示，开关 A 和 B 并联与灯泡 Y 和电源 V_G 组成回路，使灯泡 Y 亮的条件是开关 A 和 B 至少有一个闭合。只有开关 A 和 B 都断开时，灯泡 Y 才不会亮。这里开关 A 、 B 的闭合与灯泡 Y 亮的关系可描述为只要条件 A 和 B 有一个满足时，事件就会发生，这种关系称为或逻辑关系，也称为逻辑加。

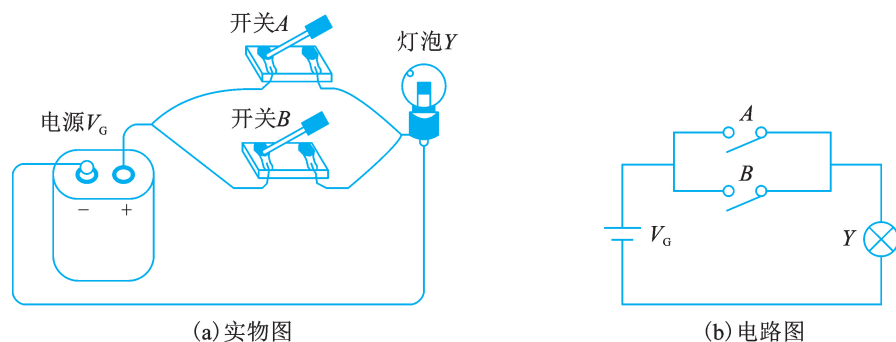


图 1-8 或逻辑关系

开关 A 、 B 的闭合与断开，灯泡 Y 的亮与灭的逻辑关系见表 1-6。

表 1-6 开关 A、B 与灯泡 Y 的逻辑关系表

输入		输出
开关 A	开关 B	灯泡 Y
断开	断开	灭
断开	闭合	亮
闭合	断开	亮
闭合	闭合	亮

2. 或逻辑真值表

若将开关的闭合规定为 1，开关的断开规定为 0；灯泡的亮规定为 1，灯泡的灭规定为 0，可根据表 1-6 得出或逻辑真值表如表 1-7 所示。

表 1-7 或逻辑真值表

输入		输出
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

3. 或逻辑表达式

由表 1-7 我们可以看出，或逻辑可用如下逻辑函数式表达：

$$Y = A + B$$

4. 或逻辑图形符号

或门电路图形符号如图 1-9 所示。

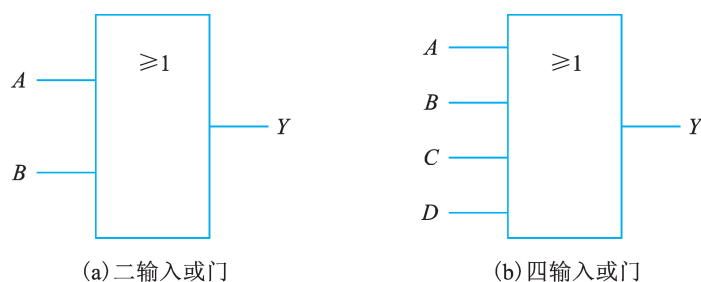


图 1-9 或门电路图形符号

5. 或逻辑功能

由表 1-7 我们还可以得出，或门电路的逻辑功能：“有 1 出 1，全 0 出 0。”

6. 二极管或门电路

图 1-10(a) 所示是具有两个输入端的二极管或门电路。A、B 为输入端，Y 为信号输出端。

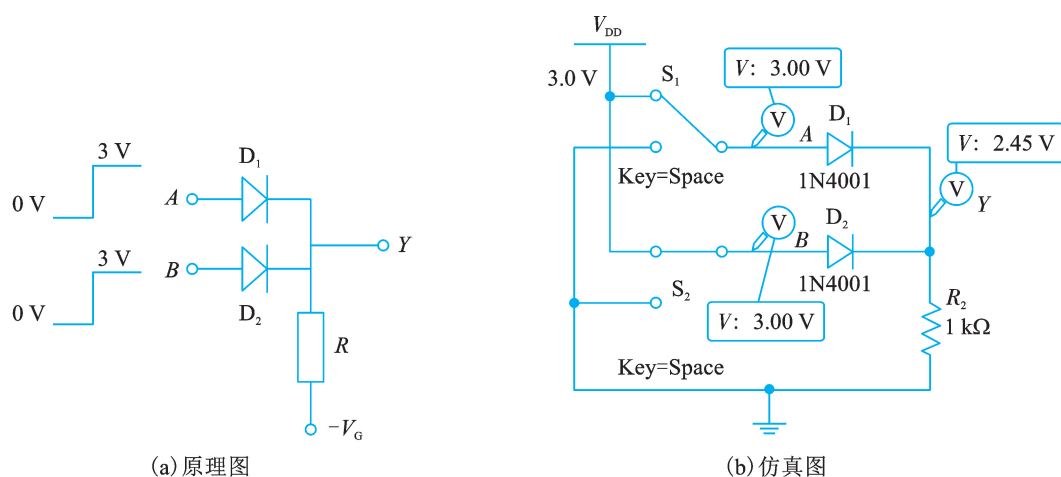


图 1-10 二极管或门电路

做中学、做中教

打开 NI Multisim 14.0 仿真软件，按图 1-10(b) 所示电路调入相应器件并连接好电路，用电压表监测输入、输出电压，拨动开关 S_1 、 S_2 ，将测得的结果填入表 1-8。

表 1-8 二极管或门仿真实况记录表

开关 S_1	开关 S_2	输入				输出	
		A		B		Y	
		电压	逻辑	电压	逻辑	电压	逻辑
向下	向下						
向下	向上						
向上	向下						
向上	向上						

通过仿真我们发现：

(1) 当 A 、 B 都处于低电平 0 V 时，二极管 D_1 、 D_2 都导通， $Y=0\text{ V}$ ，输出低电平。（忽略二极管正向压降，下同）

(2) 当 $A=3\text{ V}$ ， $B=0\text{ V}$ 时， D_1 优先导通，输出端 Y 被箝位在 3 V ， D_2 反偏而截止。

(3) 当 $A=0\text{ V}$ ， $B=3\text{ V}$ 时， D_2 优先导通，输出端 Y 被箝位在 3 V ， D_1 反偏而截止。

(4) 当 A 、 B 都处在高电平 3 V 时，二极管 D_1 、 D_2 都导通， $Y=3\text{ V}$ ，输出高电平。

从上述分析可知，输入全为低电平时，输出也为低电平，即“全 0 出 0”；输入端有一个或一个以上为高电平时，输出端为高电平，即“有 1 出 1”。同样可以用逻辑函数表达式 $Y=A+B$ 表示。

三、非门电路

1. 非逻辑关系

非逻辑关系如图 1-11 所示, 开关 A 与灯泡 Y 并联, 当开关 A 断开时, 灯泡 Y 亮; 当开关 A 闭合时, 灯泡 Y 灭。这里开关 A 的闭合与灯泡 Y 亮的关系可描述为事情(灯亮)和条件(开关闭合)总是呈相反状态, 这种关系称为非逻辑关系, 也称为逻辑非。

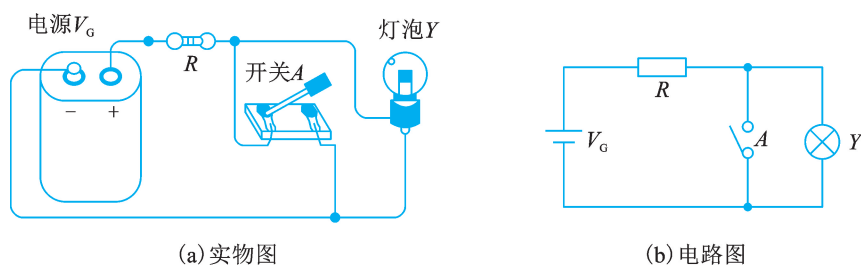


图 1-11 非逻辑关系

开关 A 的闭合与断开, 灯泡 Y 的亮与灭的逻辑关系见表 1-9。

表 1-9 开关 A 与灯泡 Y 的逻辑关系表

输入	输出
开关 A	灯泡 Y
断开	亮
闭合	灭

2. 非逻辑真值表

若将开关的闭合规定为 1, 开关的断开规定为 0; 灯泡的亮规定为 1, 灯泡的灭规定为 0, 可根据表 1-9 得出非逻辑真值表如表 1-10 所示。

表 1-10 非逻辑真值表

输入	输出
A	Y
0	1
1	0

3. 非逻辑表达式

由表 1-10 我们可以看出, 非逻辑可用如下逻辑函数式表达:

$$Y = \bar{A}$$

4. 非逻辑图形符号

非门电路图形符号如图 1-12 所示。

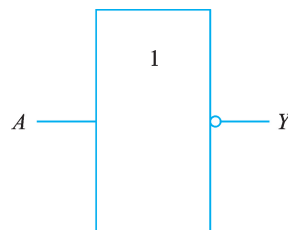


图 1-12 非门电路图形符号

5. 非逻辑功能

由表 1-10 我们还可以得出, 非门电路的逻辑功能: “入 0 出 1, 入 1 出 0。”

6. 三极管非门电路

上一节晶体管的开关特性中三极管反相器就是三极管非门电路, 把输入、输出低电平看成逻辑 0, 输入、输出高电平看成逻辑 1, 同样可以用逻辑函数表达式 $Y = \bar{A}$ 表示。

1.2.3 复合逻辑门

任务导引

与门、或门和非门是最基本的逻辑门。将这些门适当组合, 能构成多种复合逻辑门。那么, 复合逻辑门的符号、逻辑关系又是怎样的呢?

一、与非门

1. 与非门符号

在与门后面串接一个非门便组成了与非门, 如图 1-13 所示。

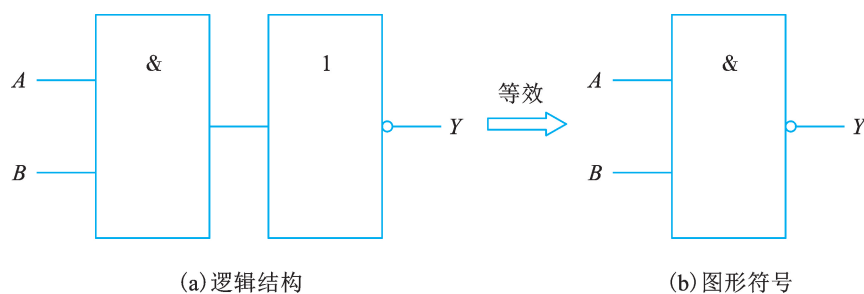


图 1-13 与非门

2. 与非门逻辑函数表达式

$$Y = \overline{A \cdot B} \text{ 或 } Y = \overline{AB}$$

3. 与非门真值表

与非门真值表见表 1-11。

表 1-11 与非门真值表

输入		输出
A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

4. 与非门逻辑功能

由真值表可知与非门逻辑功能是：“有 0 出 1，全 1 出 0。”

二、或非门

1. 或非门符号

在或门后面串接一个非门便组成了或非门，如图 1-14 所示。

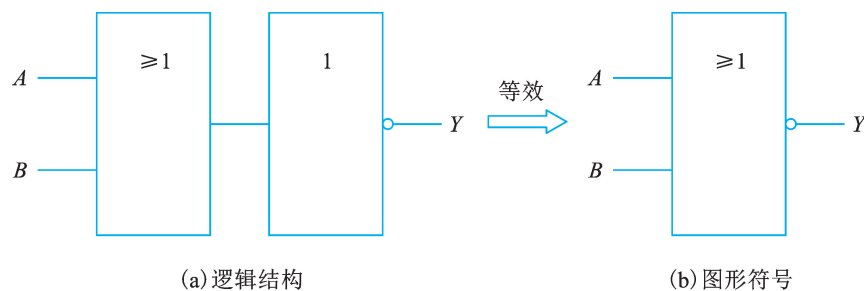


图 1-14 或非门

2. 或非门逻辑函数表达式

$$Y = \overline{A+B}$$

3. 或非门真值表

或非门真值表见表 1-12。

表 1-12 或非门真值表

输入		输出
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

4. 或非门逻辑功能

由真值表可知或非门逻辑功能是：“有 1 出 0，全 0 出 1。”

三、与或非门

1. 与或非门符号

与或非门一般由多个与门和一个或门，再和一个非门串联组成，如图 1-15 所示。

2. 与或非门逻辑函数表达式

$$Y = \overline{AB+CD}$$

3. 与或非门真值表

与或非门真值表见表 1-13。

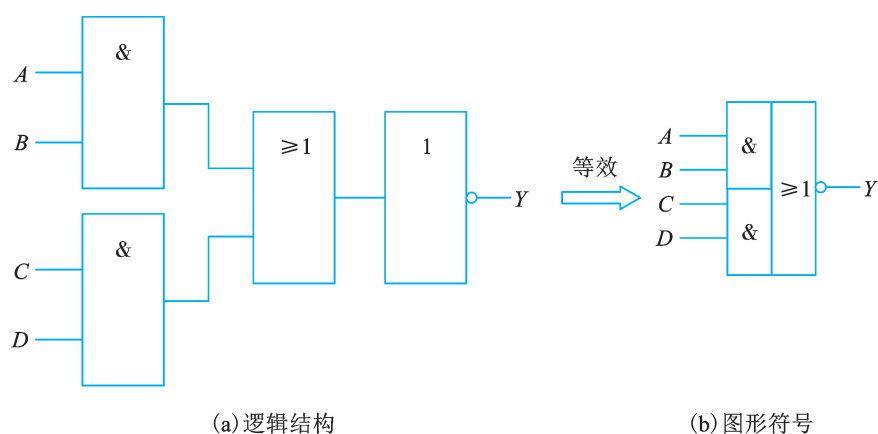


图 1-15 与或非门

表 1-13 与或非门真值表

输入				输出	输入				输出
A	B	C	D	Y	A	B	C	D	Y
0	0	0	0	1	1	0	0	0	1
0	0	0	1	1	1	0	0	1	1
0	0	1	0	1	1	0	1	0	1
0	0	1	1	0	1	0	1	1	0
0	1	0	0	1	1	1	0	0	0
0	1	0	1	1	1	1	0	1	0
0	1	1	0	1	1	1	1	0	0
0	1	1	1	0	1	1	1	1	0

4. 与或非门逻辑功能

由真值表可知与或非门逻辑功能是：“各组有 0 出 1，一组全 1 出 0。”

四、异或门

1. 异或门符号

异或门的逻辑结构和图形符号如图 1-16 所示。

2. 异或门逻辑函数表达式

$$Y = \overline{A}B + A\overline{B} \text{ 或 } Y = A \oplus B$$

3. 异或门真值表

异或门真值表见表 1-14。

4. 异或门逻辑功能

由真值表可知异或门逻辑功能是：“同出 0，异出 1。”

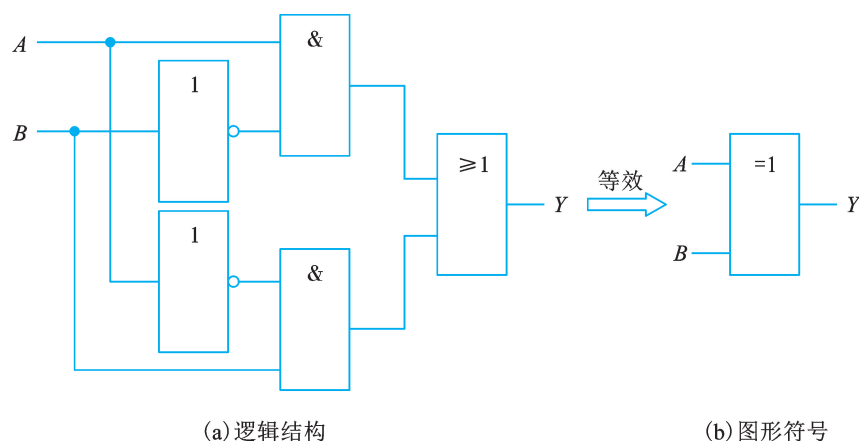


图 1-16 异或门

表 1-14 异或门真值表

输入		输出
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

1.2.4 TTL 集成逻辑门

● 任务导引

前面学习的各种逻辑门是用电阻、二极管和三极管等连接而成的。但在实际数字技术领域里，大量使用的是数字集成逻辑门。那么，数字集成逻辑门结构是怎样的呢？我们应如何正确使用呢？

若集成逻辑门内部的输入、输出级都采用三极管，则这种集成电路就称三极管-三极管逻辑门电路，简称 TTL 集成逻辑门电路。它的开关速度较高，是目前用得较多的一种集成逻辑门。

一、TTL 集成逻辑门外形

1. 产品系列和外形封装

TTL 集成逻辑门电路，现主要有 74(标准中速)、74H(高速)、74S(肖特基超高速)、74LS(低功耗肖特基)和 74AS(先进的肖特基)等系列，74LS 系列为现代主要应用的产品。

TTL 集成逻辑门电路通常采用双列直插式外形封装，如图 1-17 所示。

TTL 集成逻辑门电路的型号由五部分构成，如 CT74LS××CP。第一部分字母 C 表示国标。第二部分字母 T 表示 TTL 电路。第三部分是器件系列和品种代号，74 表示国际通用 74 系列，54 表示军用系列；LS 表示低功耗肖特基系列；××为品种代号。第四部分字母表示器件工作温度，C 为 0~70℃，G 为 -25~70℃，L 为 -25~85℃，E 为 -40~85℃，R 为 -55~85℃。第五部分字母表示器件封装，P 为塑料封装双列直插式，J 为黑瓷封装双列直插式。

CT74LS××CP 可简写(或简称)为 74LS××或 LS××。

2. 引脚识读

图 1-18 所示为部分 74LS 系列集成逻辑门电路的引脚排列。引脚编号的判断方法是：把凹槽标志置于左方，引脚向下，逆时针自下而上顺序依次为引脚 1、2、3……

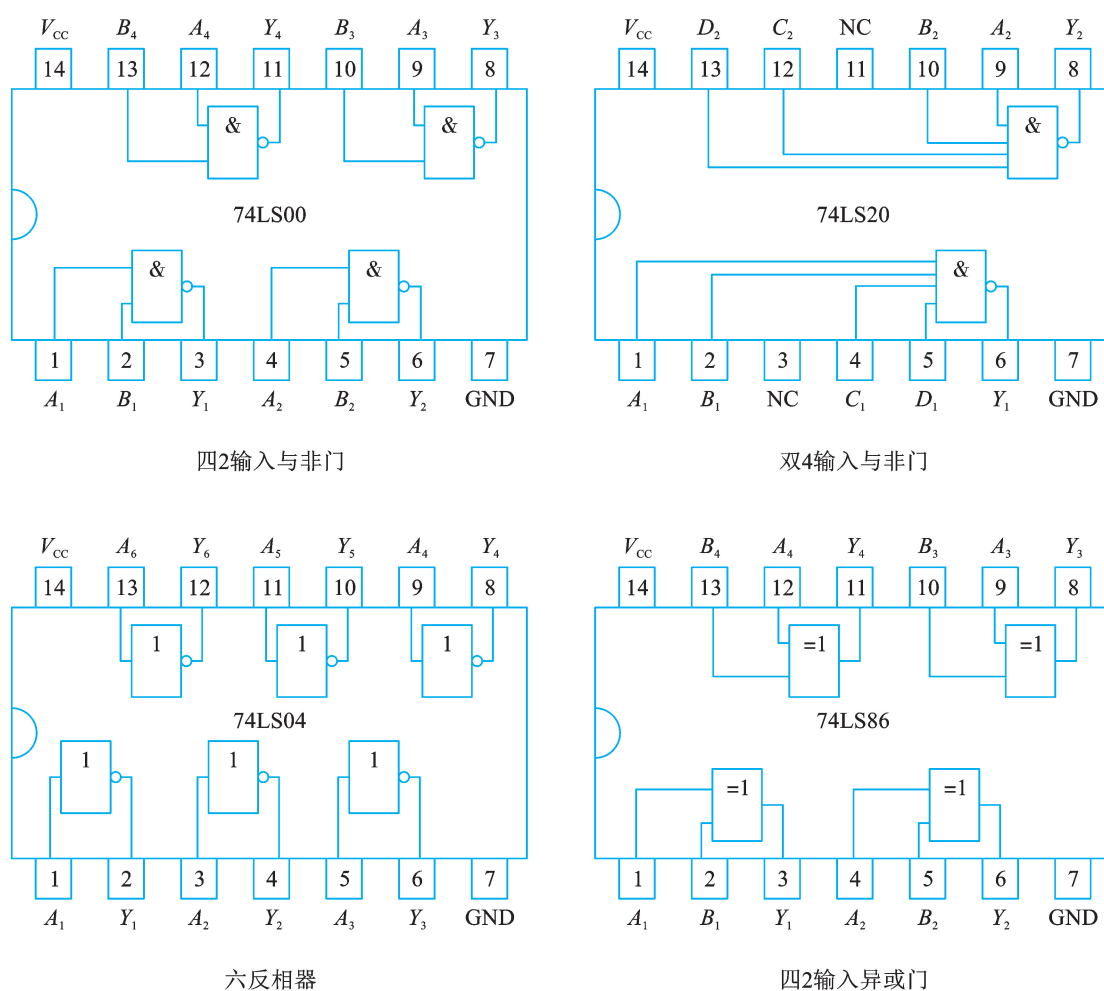


图 1-18 部分 74LS 系列集成逻辑门电路的引脚排列



图 1-17 常见双列直插式 TTL 集成逻辑门

二、TTL 与非门

1. 基本结构

图 1-19 是 TTL 与非门的电路结构。可以看出, TTL 与非门电路基本结构由 3 部分构成: 输入级、中间级和输出级。因为电路的输入端和输出端都是三极管结构, 所以称这种结构的电路为三极管-三极管逻辑门电路。

输入级: 输入级是一个与门电路结构。 T_1 是多发射极晶体管, 可以把它的集电结看成一个二极管, 把发射结(三个发射结)看成是与前者背靠背的 3 个二极管, 如图 1-20 所示。由此可看出, 输入级就是一个与门电路: $Y=A \cdot B \cdot C$ 。

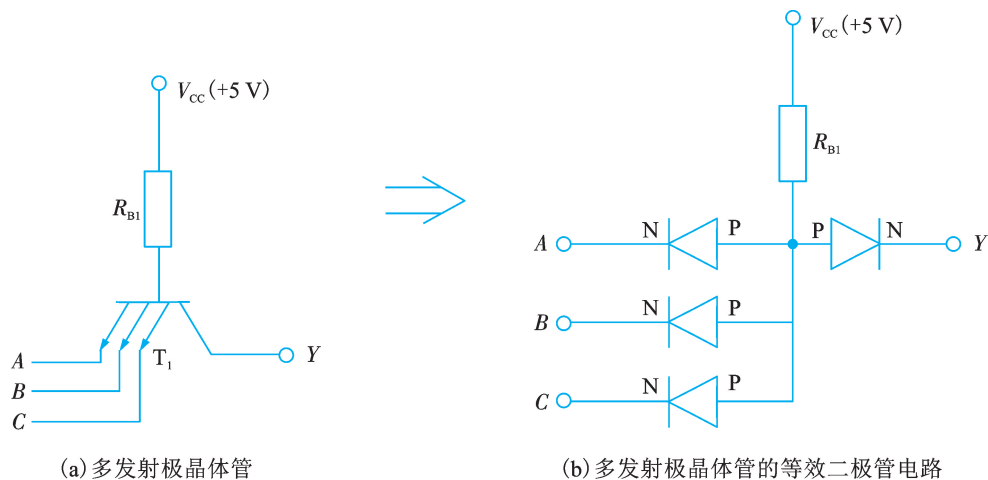


图 1-20 多发射极晶体管的等效电路

中间级: 由三极管 T_2 和电阻 R_{C2} 、 R_{E2} 组成。在电路的开通过程中利用 T_2 的放大作用, 为输出管 T_3 提供较大的基极电流, 加速了输出管的导通。所以, 中间级的作用是提高输出管的开通速度, 改善电路的性能。

输出级: 由三极管 T_3 、 T_4 、二极管 D 和电阻 R_{C1} 组成。如图 1-21 所示, 图 1-21(a) 是前面讲过的三极管非门电路, 图 1-21(b) 是 TTL 与非门电路中的输

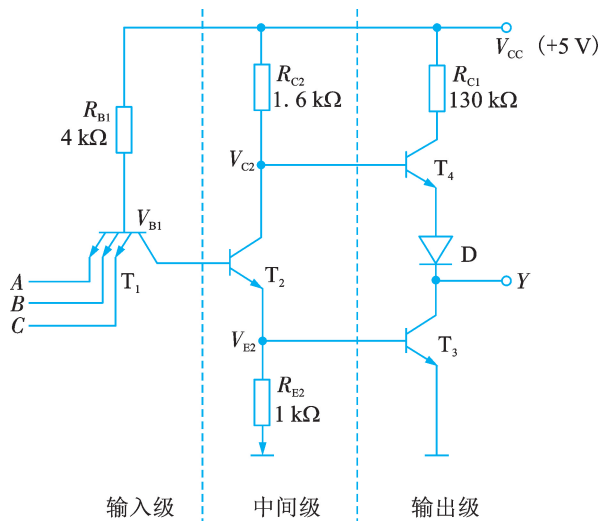


图 1-19 TTL 与非门电路的基本结构

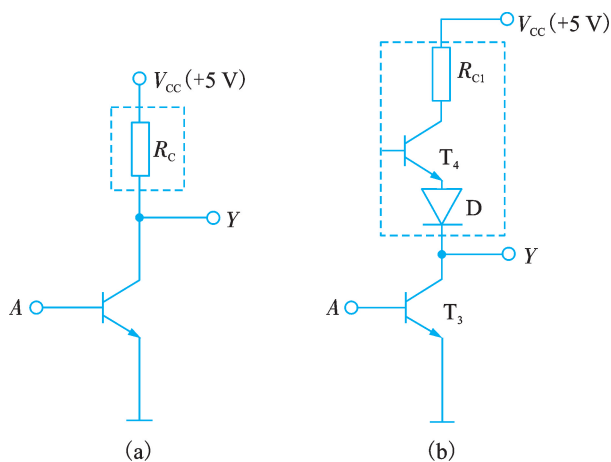


图 1-21 晶体管非门电路与 TTL 与非门输出级

出级。从图中可以看出，输出级由三极管 T_3 实现逻辑非的运算。但在输出级电路中用三极管 T_4 、二极管 D 和电阻 R_{C1} 组成的有源负载替代了三极管非门电路中的 R_C ，目的是使输出级具有较强的负载能力。

2. 工作原理

在下面的分析中假设输入的高、低电平分别为 3.6 V 和 0.3 V，PN 结导通压降为 0.7 V。

(1) 输入全为高电平 3.6 V (逻辑 1)

如果不考虑 T_2 的存在，则应有 $V_{B1} = V_A + 0.7 \text{ V} = 4.3 \text{ V}$ 。显然，在存在 T_2 和 T_3 的情况下， T_2 和 T_3 的发射结必然同时导通。而一旦 T_2 和 T_3 导通之后， V_{B1} 便被箝位在了 2.1 V ($V_{B1} = 0.7 \times 3 \text{ V} = 2.1 \text{ V}$)，所以 T_1 的发射结反偏，而集电结正偏，称这种状态为倒置放大工作状态。由于电源通过 R_{B1} 和 T_1 的集电结向 T_2 提供足够的基极电位，使 T_2 饱和， T_2 的发射极电流在 R_{E2} 上产生的压降又为 T_3 提供足够的基极电位，使 T_3 也饱和，所以输出端的电位为 $V_Y = V_{CES} = 0.3 \text{ V}$ ， V_{CES} 为 T_3 饱和压降。

可见实现了与非门的逻辑功能之一：输入全为高电平时，输出为低电平。

(2) 输入低电平 0.3 V (逻辑 0)

当输入端中有一个或几个为低电平 0.3 V (逻辑 0) 时， T_1 的基极与发射极之间处于正向偏置，该发射结导通， T_1 的基极电位被箝位到 $V_{B1} = 0.3 \text{ V} + 0.7 \text{ V} = 1 \text{ V}$ 。 T_2 和 T_3 都截止。由于 T_2 截止，工作电源 V_{CC} 流过 R_{C2} 的电流仅为 T_4 的基极电流，这个电流较小，在 R_{C2} 上产生的压降也小，可以忽略，所以 $V_{B4} \approx V_{CC} = 5 \text{ V}$ ，使 T_4 和 D 导通，则有： $V_Y = V_{CC} - V_{BE4} - V_D = (5 - 0.7 - 0.7) \text{ V} = 3.6 \text{ V}$ 。也可以理解为： T_4 饱和， T_3 截止，输出为高电平。

可见实现了与非门的逻辑功能的另一方面：输入有低电平时，输出为高电平。

综合上述两种情况，该电路满足与非门的逻辑功能，即是一个与非门。

三、TTL 与非门电路主要参数

TTL 与非门 CT74LS00 的主要参数如表 1-15 所示。

表 1-15 TTL 与非门 CT74LS00 的主要参数表

参数名称和符号		CT74LS00
电源电压	V_{CC}	5 V
输出高电平电压	V_{OH}	$\geq 2.7 \text{ V}$
输出低电平电压	V_{OL}	$\leq 0.5 \text{ V}$
输出高电平电流	I_{OH}	$\leq 0.4 \text{ mA}$
输出低电平电流	I_{OL}	$\leq 8 \text{ mA}$
输入高电平电压	V_{IH}	$\geq 2 \text{ V}$
输入低电平电压	V_{IL}	$\leq 0.8 \text{ V}$
传输延迟时间	t_{PLH}	$\leq 22 \text{ ns}$
	t_{PHL}	$\leq 15 \text{ ns}$

1. 输出高电平 V_{OH} 和输出低电平 V_{OL}

输出高电平时,要求输出电压足够高,输出低电平时,要求输出电压足够低。例如,TTL与非门, $V_{CC}=5\text{ V}$ 时,规定 $V_{OH}\geq 2.7\text{ V}$ 、 $V_{OL}\leq 0.5\text{ V}$ 为合格。通常约定 $V_{OH}\approx 3.4\text{ V}$ 、 $V_{OL}\approx 0.3\text{ V}$ 。

2. 输入高电平 V_{IH} 和输入低电平 V_{IL}

V_{IH} 是指输入高电平的最低值,即输入电压 V_I 要大于 V_{IH} 时才算是输入高电平; V_{IL} 是指输入低电平的最高值,即输入电压 V_I 要小于或等于 V_{IL} 时才算是输入低电平。例如,TTL与非门的 $V_{IH}\geq 2\text{ V}$ 、 $V_{IL}\leq 0.8\text{ V}$ 。有时,把这两个值的中间值称为输入的阈值电压 V_{IT} ,即 $V_{IT}=1.4\text{ V}$,约定 $V_I>1.4\text{ V}$ 的输入为高电平, $V_I<1.4\text{ V}$ 的输入为低电平。

3. 输出高电平电流 I_{OH} 和输出低电平电流 I_{OL}

I_{OH} 是输出为高电平时流出电流的极限值,如果超过这个极限,输出就不再是高电平。 I_{OL} 是输出为低电平时流入电流的极限值,如果超过这个极限,输出就不再是低电平。例如,表1-15中的 $I_{OH}\leq 0.4\text{ mA}$ 、 $I_{OL}\leq 8\text{ mA}$ 。

4. 传输延迟时间 t_{PHL} 和 t_{PLH}

与非门工作时,其输出信号相对于输入信号有一定的时间延迟,如图1-22所示。

从输入信号波形上升沿的50%到输出波形下降沿的50%的时间间隔,称为输出从高电平到低电平的传输延迟时间 t_{PHL} ;从输入信号下降沿的50%到输出信号上升沿的50%的时间间隔,称为输出低电平到高电平的传输延迟时间 t_{PLH} 。

t_{PHL} 和 t_{PLH} 的平均值称为平均传输延迟时间 t_{PD} ,它是表征门电路开关速度的一个参数。 t_{PD} 越小,开关速度就越高。TTL电路的开关速度较快,其 t_{PD} 为几纳秒到几十纳秒。

5. 扇出系数 N_O

与非门输出端能驱动同类门的数目,称为扇出系数 N_O ,它是描述TTL与非门带负载能力的参数。TTL与非门的扇出系数为 $N_O\geq 8$ 。

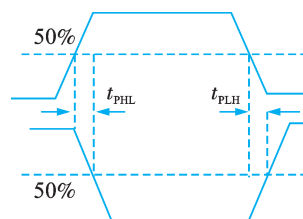


图 1-22 传输延迟时间

四、三态门

1. 概念

三态门是指逻辑门的输出有三种状态:高电平状态、低电平状态、高阻状态。其中,高阻状态相当于隔离状态(因为高阻状态电阻很大,相当于开路)。

2. 逻辑符号及逻辑关系

三态门逻辑符号如图1-23所示,其中 A 、 B 为输入端, Y 为输出端, E 或 \bar{E} 为使能端。图1-23(a)为低电平使能控制,图1-23(b)为高电平使能控制,三态门输入与输出逻辑关系如表1-16所示。

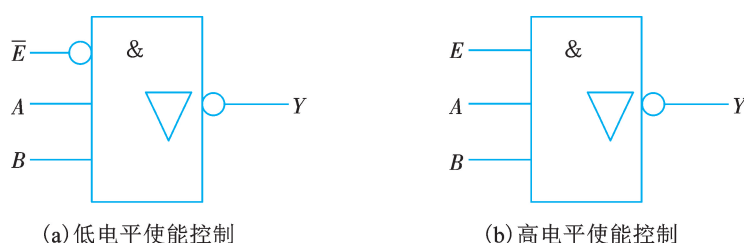


图 1-23 三态门逻辑符号

表 1-16 三态门输入与输出逻辑关系表

使能端 \bar{E}	输入端与输出端关系	使能端 E	输入端与输出端关系
0	$Y = \overline{AB}$	0	高阻状态
1	高阻状态	1	$Y = \overline{AB}$

五、TTL 集成逻辑门使用技巧

(1) TTL 集成逻辑门电路功耗较大，电源电压必须保证在 4.75~5.25 V，建议使用稳压电源供电。

(2) TTL 集成逻辑门不使用的多余输入端可以悬空，相当于高电平；但在实际使用中，这样处理抗干扰差，一般不建议使用。正确处理方法：一是与其他输入端并联使用；二是将不用的输入端按照电路功能要求接电源或接地，比如：将与门、与非门的多余的输入端接正电源，将或门、或非门的多余的输入端接地。

(3) TTL 集成逻辑门的输入端不能直接与高于 5.5 V 或低于 -0.5 V 的低内阻电源连接，否则会造成器件损坏。

(4) TTL 集成逻辑门的输出端不允许与正电源或地直接短接，必须通过电阻与正电源或地连接。

1.2.5 技能实训

TTL 集成逻辑门逻辑功能的测试

一、任务目标

使用 NI Multisim 14.0 仿真软件测试四 2 输入或门 74LS32、四 2 输入与门 74LS08、四 2 输入与非门 74LS00、四 2 输入或非门 74LS02、四 2 输入异或门 74LS86 和六非门 74LS04 的逻辑功能。

二、实施步骤

1. 绘制仿真电路

以 74LS00 仿真电路为例，其余参照实行。

打开 NI Multisim 14.0 仿真软件, 按图 1-24 所示电路调入元器件, 绘制仿真电路。值得注意的是: 74LS32、74LS08 和 74LS86 与 74LS00 引脚分布完全相同; 而 74LS02 的引脚分布就发生了变化, 2、3 脚为输入端, 1 脚为输出端; 74LS04 的 1 脚为输入端, 2 脚为输出端。

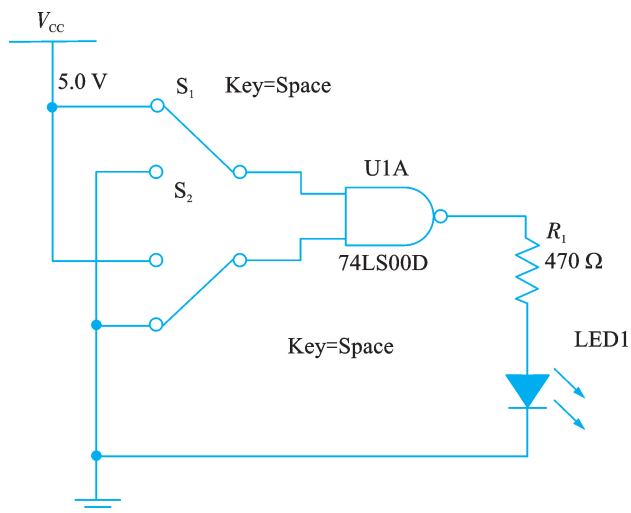


图 1-24 74LS00 逻辑功能测试仿真电路图

2. 电路功能仿真

运行仿真软件, 操作开关 S_1 、 S_2 , 观察二极管发光情况, 完成表 1-17。

表 1-17 74LS 系列逻辑功能测试表

74LS08				74LS32				74LS00			
输入		输出	逻辑符号 及功能	输入		输出	逻辑符号 及功能	输入		输出	逻辑符号 及功能
A_1	B_1	Y_1		A_1	B_1	Y_1		A_1	B_1	Y_1	
0	0			0	0			0	0		
0	1			0	1			0	1		
1	0			1	0			1	0		
1	1			1	1			1	1		
74LS02				74LS86				74LS04			
输入		输出	逻辑符号 及功能	输入		输出	逻辑符号 及功能	输入	输出	逻辑符号 及功能	
A_1	B_1	Y_1		A_1	B_1	Y_1		A_1	Y_1		
0	0			0	0			0			
0	1			0	1			1			
1	0			1	0						
1	1			1	1						

1.2.6 数制

任务导引

在数字电路中,通常采用二进制数。那么,什么是二进制数呢?它与十进制数有什么不同呢?

数制就是计数的方法。按进位方法的不同,有“逢十进一”的十进制计数,还有“逢二进一”的二进制计数和“逢十六进一”的十六进制计数等。

一、十进制数

十进制数有如下特点:

- (1) 十进制数有 0、1、2、3、4、5、6、7、8、9 共十个符号,这些符号称为数码。
- (2) 相邻位的关系:高位为低位的十倍,逢十进一,借一当十。
- (3) 数码位置的不同,所表示的值就不同,数码位置分…、十分位、个位、十位、百位、…。

例如: $(246.134)_{10} = 2 \times 10^2 + 4 \times 10^1 + 6 \times 10^0 + 1 \times 10^{-1} + 3 \times 10^{-2} + 4 \times 10^{-3}$, 式中 10^2 、 10^1 、 10^0 、 10^{-1} 、 10^{-2} 、 10^{-3} 是各位数码的“位权”。十进制数中,位权是 10 的整数幂。

二、二进制数

- (1) 二进制数仅有 0 和 1 两个不同数码。
- (2) 相邻位的关系为逢二进一,借一当二。
- (3) 数码的位权是 2 的整数幂。

例如: $(1011)_2 = 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0$

$(10011.01)_2 = 1 \times 2^4 + 0 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0 + 0 \times 2^{-1} + 1 \times 2^{-2}$

- (4) 二进制的加减运算以下面的例题形式介绍。

【例 1.1】 求 $10011010 + 111010 = ?$

解: 在加运算时,要注意“逢二进一”的原则,即遇到 2 就向相邻高位进 1,本位为 0。

$$\begin{array}{r} 1\ 0\ 0\ 1\ 1\ 0\ 1\ 0 \quad \dots\dots\dots\text{加数} \\ + \quad \quad 1\ 1\ 1\ 0\ 1\ 0 \quad \dots\dots\dots\text{加数} \\ \hline 1\ 1\ 0\ 1\ 0\ 1\ 0\ 0 \quad \dots\dots\dots\text{和} \end{array}$$

【例 1.2】 求 $11001100 - 100101 = ?$

解: 减法运算时,运算法则是“借一当二”,即遇到 0 减 1 时,本位不够,需向高位借 1,在本位作 2 使用。

$$\begin{array}{r} 1\ 1\ 0\ 0\ 1\ 1\ 0\ 0 \quad \dots\dots\dots\text{被减数} \\ - \quad \quad 1\ 0\ 0\ 1\ 0\ 1 \quad \dots\dots\dots\text{减数} \\ \hline 1\ 0\ 1\ 0\ 0\ 1\ 1\ 1 \quad \dots\dots\dots\text{差} \end{array}$$

当位数较多时,二进制数比较难以读取和书写,为了减少位数可将二进制数用十六进制数来表示。

三、十六进制数

十六进制数有 0、1、2、3、4、5、6、7、8、9、A、B、C、D、E、F 共十六个不同数码。符号 A~F 分别代表十进制数的 10~15。各位的位权是 16 的整数幂，其计数规律是逢十六进一，借一当十六。

例如，十六进制数 $(5BE)_{16}$ 可以表示为

$$(5BE)_{16} = 5 \times 16^2 + B \times 16^1 + E \times 16^0$$

表 1-18 列出了十六进制数、二进制数和十进制数的对照表。

表 1-18 十六进制数、二进制数和十进制数对照表

数制	数码表示方法															
	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
十六进制	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
二进制	0	1	10	11	100	101	110	111	1000	1001	1010	1011	1100	1101	1110	1111
十进制	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15

四、不同数制的转换

1. 非十进制数转换为十进制数

可将非十进制数按位权展开，得出其相加结果，其结果就是对应的十进制数。

【例 1.3】 $(111011)_2 = 1 \times 2^5 + 1 \times 2^4 + 1 \times 2^3 + 0 \times 2^2 + 1 \times 2^1 + 1 \times 2^0$
 $= 2^5 + 2^4 + 2^3 + 2^1 + 1$
 $= 59$

【例 1.4】 $(8FA.5)_{16} = 8 \times 16^2 + 15 \times 16^1 + 10 \times 16^0 + 5 \times 16^{-1}$
 $= (2298.3125)_{10}$

2. 十进制整数转换为二进制数

可将十进制整数逐次用 2 除取余数，一直到商为零。然后把全部余数按相反的次序排列起来，就是等值的二进制数。

【例 1.5】 将十进制数 236 转化为二进制数。

解：

$$\begin{array}{r}
 2 \overline{) 236} \\
 \underline{2} \\
 118 \dots\dots\dots 0 \\
 \underline{2} \\
 59 \dots\dots\dots 0 \\
 \underline{2} \\
 29 \dots\dots\dots 1 \\
 \underline{2} \\
 14 \dots\dots\dots 1 \\
 \underline{2} \\
 7 \dots\dots\dots 0 \\
 \underline{2} \\
 3 \dots\dots\dots 1 \\
 \underline{2} \\
 1 \dots\dots\dots 1 \\
 \underline{2} \\
 0
 \end{array}$$

↑
二进制数的低位

↑
二进制数的高位

所以 $(236)_{10} = (1101100)_2$

3. 二进制整数转换为八进制数

可将二进制整数自右向左每 3 位分为一组, 最后不足 3 位的, 高位用零补足, 再把每 3 位二进制数按 421 规律写出对应的八进制数即可。

【例 1.6】 将二进制数 11010111 转换为八进制数。

解:

$$\begin{array}{r} \underline{01101011} \\ \downarrow \downarrow \downarrow \\ 3 \quad 2 \quad 7 \end{array}$$

所以 $(11010111)_2 = (327)_8$

4. 二进制整数转换为十六进制数

可将二进制整数自右向左每 4 位分为一组, 最后不足 4 位的, 高位用零补足, 再把每 4 位二进制数按 8421 规律写出对应的十六进制数即可。

【例 1.7】 将二进制数 111011 转换为十六进制数。

解:

$$\begin{array}{r} \underline{00111011} \\ \downarrow \quad \downarrow \\ 3 \quad B \end{array}$$

所以 $(111011)_2 = (3B)_{16}$

1.2.7 逻辑代数的化简

● 任务导引

数字电路是一种开关电路, 常用电子器件的“导通”与“截止”来实现, 并用二元常量 0 和 1 表示, 输出与输入之间的因果关系可以用逻辑代数来描述。逻辑代数(又称布尔代数), 它有一些基本的运算定律, 应用这些定律可把一些复杂的逻辑函数式经恒等变换, 化为较简单的函数表达式, 从而用比较少的电路元件实现相同的逻辑功能, 这不仅可以降低电路成本, 还可以提高电路工作的可靠性。那么, 逻辑代数运算法则是怎样的? 逻辑函数又如何化简?

一、逻辑代数的运算法则

1. 基本公式

表 1-19 列出了逻辑代数的基本公式, 公式的证明最直接的办法就是用真值表证明。若等式两边逻辑函数的真值表相同, 则等式成立。

表 1-19 逻辑代数的基本公式

说明	公式名称	与运算公式	或运算公式
变量与常量的关系	01 律	$A \cdot 1 = A$	$A + 1 = 1$
		$A \cdot 0 = 0$	$A + 0 = A$
和普通代数相似的定律	交换律	$A \cdot B = B \cdot A$	$A + B = B + A$
	结合律	$A \cdot (B \cdot C) = (A \cdot B) \cdot C$	$A + (B + C) = (A + B) + C$
	分配律	$A \cdot (B + C) = A \cdot B + A \cdot C$	$A + (B \cdot C) = (A + B)(A + C)$
逻辑代数特有的定律	互补律	$A \cdot \bar{A} = 0$	$A + \bar{A} = 1$
	同一律	$A \cdot A = A$	$A + A = A$
	摩根律	$\overline{AB} = \bar{A} + \bar{B}$	$\overline{A+B} = \bar{A} \cdot \bar{B}$
	非非律	$\overline{\bar{A}} = A$	

可以用表 1-20 所示的真值表验证摩根定律 $\overline{AB} = \bar{A} + \bar{B}$ 。

表 1-20 用真值表验证摩根定律

输入		输出	
A	B	$\overline{A \cdot B}$	$\bar{A} + \bar{B}$
0	0	1	1
0	1	1	1
1	0	1	1
1	1	0	0

结论： $\overline{A \cdot B} = \bar{A} + \bar{B}$ 成立。

2. 常用公式

利用前面介绍的基本公式，可以推导出一些常用公式。表 1-21 列出了一些逻辑代数中常用的公式及推导证明过程。

表 1-21 逻辑代数中常用的公式及推导证明过程

说明	公式	证明
消去互为反变量的因子	$AB + A\bar{B} = A$	$AB + A\bar{B} = A(B + \bar{B}) = A$
消去多余项	$A + AB = A$	$A + AB = A(1 + B) = A$
消去含有另一项的反变量的因子	$A + \bar{A}B = A + B$	$A + B = (A + B)(A + \bar{A}) = A + AB + \bar{A}B = A + \bar{A}B$
消去冗余项	$AB + \bar{A}C + BC = AB + \bar{A}C$	$AB + \bar{A}C + BC = AB + \bar{A}C + BC(A + \bar{A})$ $= AB + \bar{A}C + ABC + \bar{A}BC = AB + \bar{A}C$

二、逻辑函数的公式法化简

从实际逻辑问题概括出来的逻辑函数表达式往往不是最简的，因此，一般对逻辑函数表达式都要进行化简。

1. 提公因式后用 $A+\bar{A}=1$ 或 $A+1=1$ 化简

【例 1.8】 化简逻辑函数

$$Y=ABC+\overline{ABC}$$

解: $Y=ABC+\overline{ABC}=A(BC+\overline{BC})=A \cdot 1=A$

【例 1.9】 化简逻辑函数

$$Y=\overline{AB}+\overline{ABCD}$$

解: $Y=\overline{AB}+\overline{ABCD}=\overline{AB}(1+\overline{CD})=\overline{AB}$

【例 1.10】 化简逻辑函数

$$Y=\overline{AB}+\overline{AB}+AB$$

解: $Y=\overline{AB}+\overline{AB}+AB=\overline{AB}+\overline{AB}+AB+AB=B(\overline{A}+A)+A(\overline{B}+B)=A+B$

注: 式中 AB 一项可被多次利用, 因为 $AB+AB=AB$

2. 利用公式 $A+\overline{AB}=A+B$ 化简

【例 1.11】 化简逻辑函数

$$Y=\overline{AB}+\overline{A}BC$$

解: $Y=\overline{AB}+\overline{A}BC=\overline{A}(B+\overline{BC})=\overline{A}(B+C)=\overline{AB}+\overline{AC}$

3. 利用摩根定律化简

【例 1.12】 化简逻辑函数

$$Y=\overline{\overline{B+\overline{CD}}}$$

解: $Y=\overline{\overline{B+\overline{CD}}}=\overline{\overline{B}} \cdot \overline{\overline{CD}}=B+\overline{CD}=B+\overline{BCD}=B(1+\overline{CD})=B$

在实际中, 用公式法化简逻辑函数表达式时往往需要灵活、交替地综合运用上述方法, 才能得到最简的表达式。

三、逻辑函数的卡诺图化简

卡诺图化简法是逻辑函数式的图解化简方法。它克服了代数化简法对最终化简结果难以确定的缺点, 具有确定的化简步骤, 能比较方便地获得逻辑函数的最简与-或表达式。

1. 逻辑函数的最小项

(1) 最小项的定义

在逻辑函数表达式中, 如果一个乘积项包含了所有的输入变量, 而且每个变量都是以原变量或反变量的形式出现一次, 且仅出现一次, 该乘积项就称为最小项。

例如, ABC 三变量的最小项共有 8 个, 分别是 $\overline{A}\overline{B}\overline{C}$ 、 $\overline{A}\overline{B}C$ 、 $\overline{A}B\overline{C}$ 、 $\overline{A}BC$ 、 $A\overline{B}\overline{C}$ 、 $A\overline{B}C$ 、 $AB\overline{C}$ 、 ABC 。它们都含三个变量, 而每个变量都以原变量或反变量形式在一个乘积项中出现一次, 故共有 $2^3=8$ 个。同理, 四变量的最小项有 $2^4=16$ 个; n 变量的最小项有 2^n 个。

(2) 最小项的编号

为了表示方便,常常对最小项进行编号。例如,三变量最小项 $\bar{A}\bar{B}\bar{C}$,我们把它的值为1所对应的变量取值组合000看作二进制数,相当于十进制数0,作为该最小项的编号,记作 m_0 。依此类推, $\bar{A}B\bar{C}=m_1$, $\bar{A}BC=m_2$,…。表1-22已列出了各最小项的编号。

表 1-22 三变量逻辑函数的最小项及其相应编号

变量			对应的最小项	最小项编号
A	B	C		
0	0	0	$\bar{A}\bar{B}\bar{C}$	m_0
0	0	1	$\bar{A}\bar{B}C$	m_1
0	1	0	$\bar{A}B\bar{C}$	m_2
0	1	1	$\bar{A}BC$	m_3
1	0	0	$A\bar{B}\bar{C}$	m_4
1	0	1	$A\bar{B}C$	m_5
1	1	0	$AB\bar{C}$	m_6
1	1	1	ABC	m_7

(3) 最小项的性质

根据最小项的定义,不难证明最小项具有以下性质:

- ①每一个最小项都对应了一组变量取值,只有该组取值出现时其值才会为1。
- ②任意两个不同的最小项乘积恒为0。
- ③全部最小项之和恒为1。

(4) 最小项表达式

任何一个逻辑函数均可以表示成若干个最小项之和的形式,这样的逻辑函数表达式称为最小项表达式。

【例 1.13】 将逻辑函数 $Y=\bar{A}B+AC$ 展开成最小项之和的形式。

解: 在 $\bar{A}B$ 和 AC 中分别乘以 $(C+\bar{C})$ 和 $(B+\bar{B})$ 可得到

$$\begin{aligned} Y &= \bar{A}B+AC = \bar{A}B(C+\bar{C})+AC(B+\bar{B}) \\ &= \bar{A}BC+\bar{A}B\bar{C}+ABC+A\bar{B}C = \bar{A}BC+\bar{A}B\bar{C}+ABC \\ &= m_5+m_4+m_7 = \sum(4, 5, 7) \end{aligned}$$

式中求和符号 \sum 表示括号中指定最小项的或运算。

2. 逻辑函数的卡诺图

(1) 卡诺图的画法规则

n 个逻辑变量可以组成 2^n 个最小项。在这些最小项中,如果两个最小项仅有一个因子不同,而其余因子均相同,则称这两个最小项为逻辑相邻项。为表示最小项之间的逻辑相邻关

系,美国工程师卡诺设计了一种最小项方格图。他把逻辑相邻项安排在相邻的方格中,按此规律排列起来的最小项方格图称为卡诺图。

n 个变量的逻辑函数由 2^n 个小方格组成。图 1-25 给出了二变量、三变量和四变量卡诺图的画法。

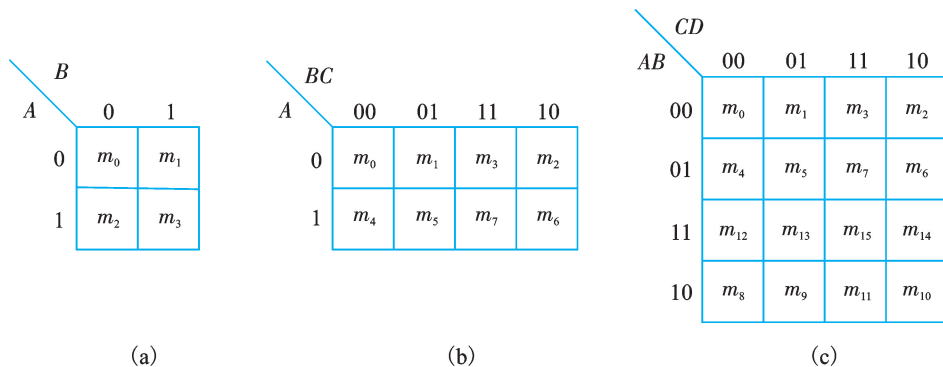


图 1-25 卡诺图画法

在画卡诺图时,应遵循如下规定:

①将 n 个变量的逻辑函数填入一个分割成 2^n 个小方格的矩形图中,每个最小项占一格,方格的序号和最小项的序号一致,由方格左边和上边二进制代码的数值确定。

②卡诺图要求上下、左右相对的边界、四角等相邻格只允许一个变量发生变化(即相邻最小项只有一个变量取值不同)。

(2)用卡诺图表示逻辑函数

既然任何一个逻辑函数都可以表示为若干个最小项之和的形式,那么也就可以用卡诺图来表示逻辑函数。实现用卡诺图来表示逻辑函数的一般步骤是:

①先将逻辑函数化成最小项表达式。

②在相应变量卡诺图中标出最小项,把式中所包含的最小项在卡诺图相应小方格中填 1,其余的方格填上 0(或不填)。

【例 1.14】 画出函数 $Y=AB+CA$ 的卡诺图。

解: 首先将 Y 化成最小项表达式:

$$\begin{aligned}
 Y &= AB(C+\bar{C})+AC(B+\bar{B}) \\
 &= ABC+ABC+\bar{A}BC+\bar{A}BC \\
 &= ABC+\bar{A}BC+\bar{A}BC \\
 &= m_7+m_6+m_5 \\
 &= \sum(5, 6, 7)
 \end{aligned}$$

把 Y 最小项用 1 填入三变量卡诺图中,其余填 0(或不填)便可得到如图 1-26 所示的卡诺图。

		BC			
		00	01	11	10
A	0	0	0	0	0
	1	0	1	1	1

图 1-26 例 1.14 函数的卡诺图

3. 用卡诺图化简逻辑函数

化简的依据：基本公式 $A+\bar{A}=1$ 、常用公式 $AB+\bar{A}B=A$ 。因为卡诺图中最小项的排列符合相邻性规则，因此可以直接在卡诺图上合并最小项，达到化简逻辑函数的目的。

(1) 合并最小项的规则

①相邻的两个小方格同时为“1”，可以合并一个两格组(用圈圈起来)，合并后可以消去一个取值互补的变量，留下的是取值不变的变量。逻辑相邻的情况举例如图 1-27 所示。

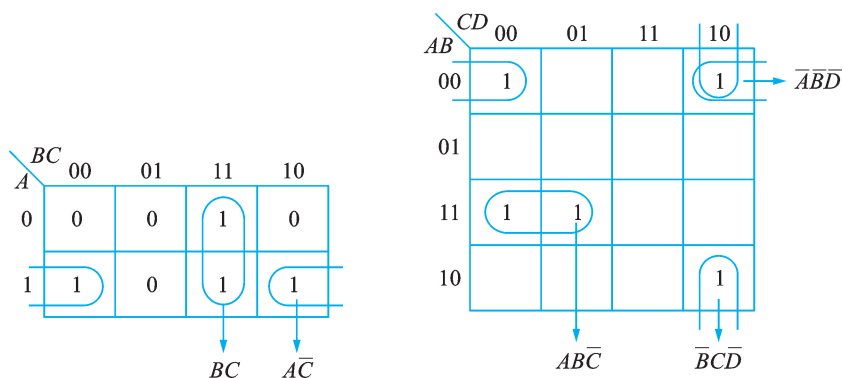


图 1-27 合并两格组

②如果相邻的四个小方格同时为“1”，可以合并一个四格组，合并后可以消去两个取值互补的变量，留下的是取值不变的变量。逻辑相邻的情况举例如图 1-28 所示。

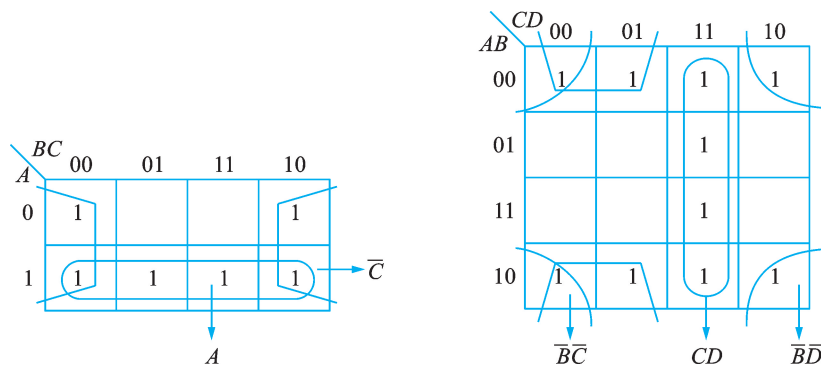


图 1-28 合并四格组

③如果相邻的八个方格同时为“1”，可以合并一个八格组，合并后可以消去三个取值互补的变量，留下的是取值不变的变量。逻辑相邻的情况举例如图 1-29 所示。

(2) 画圈的原则

①圈的个数要尽可能地少(因一个圈代表一个乘积项)

②圈要尽可能地大(因圈越大可消去的变量越多，相应的乘积项就越简)。

③每画一个圈至少包括一个新的“1”格，否则是多余

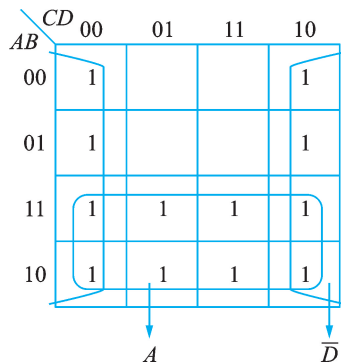


图 1-29 合并八格组

的,所有的“1”都要被圈到。

(3)用卡诺图化简逻辑函数的步骤

- ①把给定的逻辑函数表达式填到卡诺图中。
- ②找出可以合并的最小项(画圈,一个圈代表一个乘积项)。
- ③写出合并后的乘积项,并写成“与-或”表达式。

(4)化简逻辑函数时应该注意的问题

- ①合并最小项的个数只能为 2^n ($n=0, 1, 2, 3$)。
- ②如果卡诺图中填满了“1”则 $Y=1$ 。
- ③函数值为“1”的格可以重复使用,但是每一个圈中至少有一个“1”未被其他的圈使用过,否则得出的不是最简单的表达式。

【例 1.15】 用卡诺图化简逻辑函数 $Y=\overline{A}\overline{B}+AC+BC+AB$ 。

解: ①写出逻辑函数 Y 最小项表达式: $Y=\overline{A}\overline{B}(C+\overline{C})+AC(B+\overline{B})+BC(A+\overline{A})+AB(C+\overline{C})=\overline{A}\overline{B}C+\overline{A}\overline{B}\overline{C}+A\overline{B}C+A\overline{B}\overline{C}+ABC+\overline{A}BC$

②首先画出逻辑函数 Y 的卡诺图,如图 1-30 所示。由图 1-30 可以看出,可以合并一个四格组和一个两格组,合并后为 $Y=A+BC$ 。

	BC	00	01	11	10
A	0	0	0	1	0
1		1	1	1	1

图 1-30 例 1.15 卡诺图

【例 1.16】 化简逻辑函数 $Y(A, B, C, D)=\sum m(0, 2, 5, 6, 7, 8, 9, 10, 11, 14, 15)$ 。

解: 此题是逻辑函数的最小项表示法,表达式中出现的最小项对应的小方格填“1”,其余的小方格填“0”。得到逻辑函数的卡诺图如图 1-31 所示。合并三个四格组和一个孤立的“1”。合并化简后为: $Y=\overline{A}\overline{B}+\overline{A}BD+BC+\overline{B}\overline{D}$ 。

	CD	00	01	11	10	
AB	00	1	0	0	1	$\overline{B}\overline{D}$
	01	0	1	1	1	BC
	11	0	0	1	1	
	10	1	1	1	1	$\overline{A}\overline{B}$
						$\overline{A}BD$

图 1-31 例 1.16 卡诺图

【例 1.17】 用卡诺图化简函数 $Y=ABC+ABD+\overline{A}CD+\overline{C}\overline{D}+\overline{A}BC+\overline{A}CD+\overline{A}\overline{B}\overline{C}D+\overline{A}BCD$ 。

解: (1) 先将函数 Y 填入四变量卡诺图, 如图 1-32 所示。

(2) 画卡诺圈。

(3) 提取每个卡诺圈的公因子作乘积项, 将这些乘积项相加, 就可得到化简后的逻辑函数为

$$Y=\overline{C}\overline{D}+\overline{B}\overline{C}+A+BCD$$

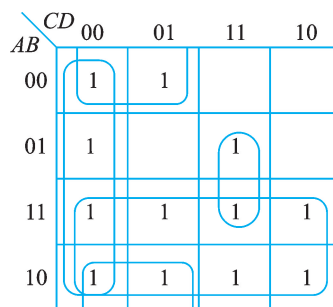


图 1-32 例 1.17 卡诺图

1.2.8 逻辑电路图、真值表与逻辑函数表达式的关系

任务导引

任何一个逻辑关系, 可以用逻辑电路图来表示, 也可以用逻辑函数表达式来表示, 还可以用真值表来描述。那么, 逻辑电路图、真值表与逻辑函数表达式之间能否互换呢? 互换的方法又是怎样的呢?

一、逻辑电路图与逻辑函数表达式之间的互换

1. 由逻辑电路图转化为逻辑函数表达式

方法: 从逻辑电路图的输入端开始, 逐级写出各门电路的逻辑函数表达式, 一直到输出端。

【例 1.18】 写出图 1-33 所示电路的逻辑函数表达式。

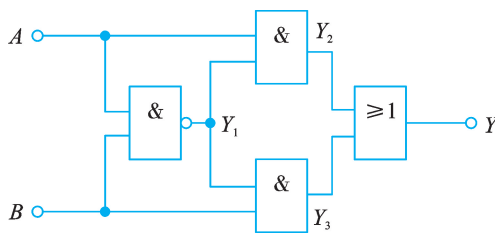


图 1-33 例 1.18 的图

解: ①依次写出 Y_1 、 Y_2 、 Y_3 的逻辑函数表达式:

$$Y_1 = \overline{AB}$$

$$Y_2 = A \cdot Y_1 = A \cdot \overline{AB};$$

$$Y_3 = Y_1 \cdot B = \overline{AB} \cdot B$$

②写出 Y 的表达式:

$$Y = Y_2 + Y_3 = A \cdot \overline{AB} + \overline{AB} \cdot B$$

2. 由逻辑函数表达式转化为逻辑电路图

方法：根据逻辑函数表达式中逻辑运算的优先级(逻辑运算的优先级是非 \rightarrow 与 \rightarrow 或，有括号先算括号)用相应的门电路实现对应的逻辑运算。

【例 1.19】 根据逻辑函数表达式 $Y=(A+B) \cdot \overline{A+B}$ 画出逻辑电路图。

解：①先分析逻辑函数表达式的优先级：

或运算、或非运算 \rightarrow 第一级运算

与运算 \rightarrow 第二级运算

输出

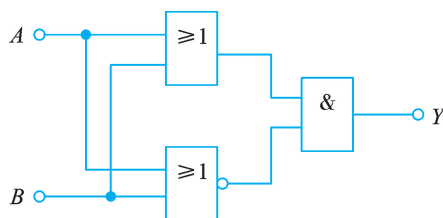


图 1-34 例 1.19 的图

②根据分析结果，画出逻辑电路图，如图 1-34 所示。

二、逻辑函数表达式与真值表之间的互换

1. 逻辑函数表达式转化为真值表

方法：①确定输入端的状态组合数：若输入端数为 n ，则输入端所有状态的组合数为 2^n 。

②列真值表时，按 $n+1$ 列(输入 n 列+输出 1 列)、 2^n+2 行(2 行项目行)画好表格。然后将输入端状态从右到左第一列从上到下填入 0、1、0、1、0、1，填满为止；第二列从上到下填入 0、0、1、1、0、0、1、1，填满为止；第三列从上到下填入 0、0、0、0、1、1、1、1，填满为止；以此类推，直到填满所有列中的所有表格。

③最后将每一行中的输入状态分别代入表达式中，计算出结果并填入到真值表的输出栏的相应位置。

【例 1.20】 列出 $Y=(A+B)\overline{AB}$ 的真值表。

解：①输入端数为 $2(A、B)$ ，输出端所有状态的组合数为 $2^2=4$ 。

②输入 2 列，加上输出 1 列共 3 列，状态组合 4 行加 2 行项目行共 6 行，画出真值表 1-23。并按输入状态从右到左第一列从上到下填入 0、1、0、1，第二列从上到下填入 0、0、1、1。

表 1-23 例 1.20 真值表

输入		输出
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

③根据表达式计算出每一列的输出状态并填入表 1-23 中。 $A=0, B=0$ 时, $Y=0$; $A=0, B=1$ 时, $Y=1$; $A=1, B=0$ 时, $Y=1$; $A=1, B=1$ 时, $Y=0$ 。

2. 由真值表转化为逻辑函数表达式

方法:

①从真值表中找出输出为“1”的各行,把每行的输入变量写成乘积项,若输入状态为“0”则写成“非”的形式,否则为原变量。

②相加各乘积项就得到逻辑函数表达式。

【例 1.21】 根据真值表 1-24 写出逻辑函数表达式。

表 1-24 例 1.21 真值表

输入			输出	
A	B	C	Y	
0	0	0	0	
0	0	1	1	$\bar{A}\bar{B}C$
0	1	0	0	
0	1	1	1	$\bar{A}BC$
1	0	0	0	
1	0	1	0	
1	1	0	0	
1	1	1	1	ABC

解:

①从真值表中找出为“1”的各行,共有 3 行(2、4、8),把每一行输入变量写成乘积项,遇 0 加非。

②相加各乘积项就得到逻辑函数表达式: $Y = \bar{A}\bar{B}C + \bar{A}BC + ABC$

1.3 任务实现

1.3.1 认识电路组成

该三人表决器电路主要由按键输入电路、逻辑运算电路和输出显示电路三部分组成。其组成方框图如图 1-35 所示。

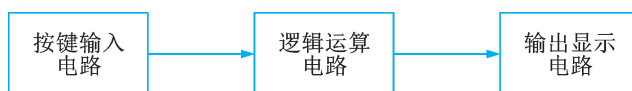


图 1-35 三人表决器组成方框图

图 1-36 为三人表决器电路原理图。 S_A 、 R_1 、 S_B 、 R_2 、 S_C 、 R_3 组成三路按键输入电路， IC_1 (74LS00) 和 IC_2 (74LS10) 组成逻辑运算电路， R_4 和 LED 组成输出显示电路。图 1-37 为三人表决器实物图。

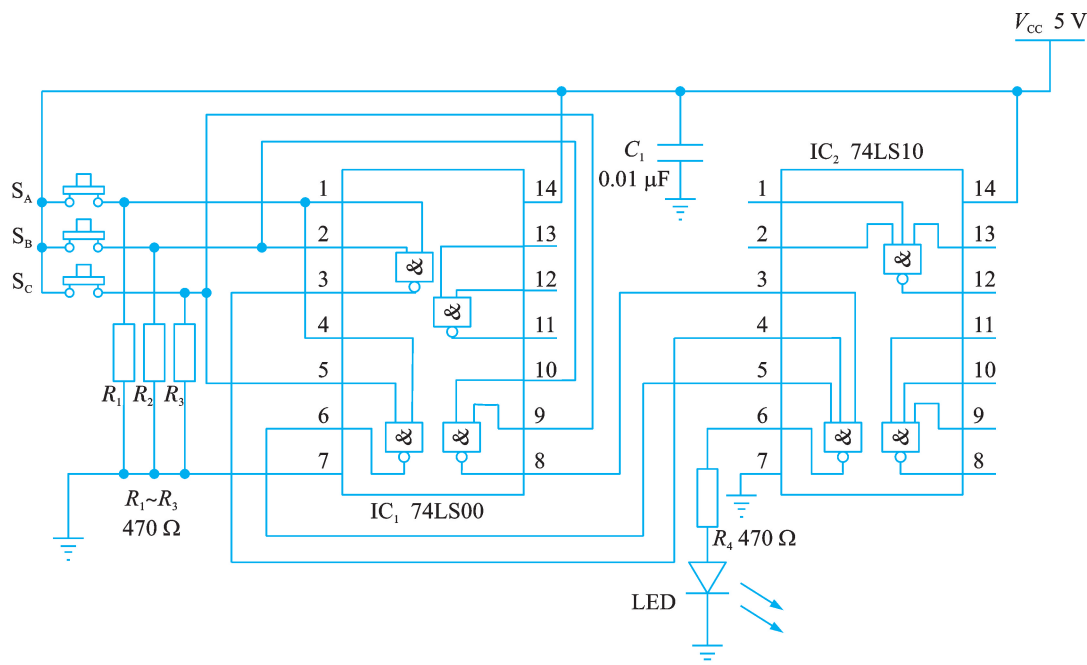


图 1-36 三人表决器电路原理图

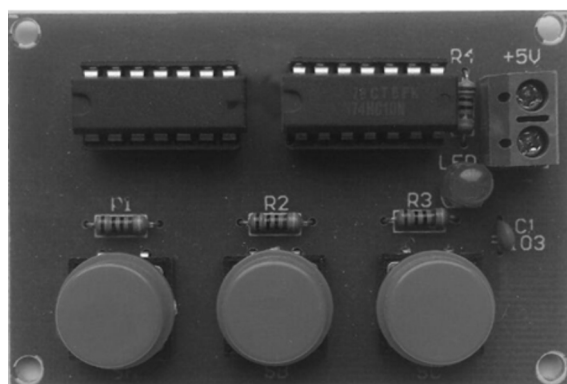


图 1-37 三人表决器实物图

1.3.2 认识工作过程

(1) 只按下一个按键：如 S_A 按下， S_B 、 S_C 未按下时， IC_1 第 1、4 脚高电平（逻辑 1），第 2、5、9、10 脚低电平（逻辑 0），根据与非门逻辑功能可知 IC_1 的第 3、6、8 脚均输出高电平（逻辑 1），相应电平送到 IC_2 的第 3、4、5 脚经 IC_2 的与非门后从第 6 脚输出低电平，LED 不发亮。只按下 S_B 或 S_C 请读者自行分析。

(2) 按下两个按键：如 S_A 、 S_B 按下， S_C 未按下时， IC_1 第 1、2、4、10 脚为高电平，第 5、9 脚为低电平，根据与非门逻辑功能可知 IC_1 的第 3 脚输出低电平，第 6、8 脚均输出高电平，相应电平送到 IC_2 的第 3、4、5 脚经 IC_2 的与非门后从第 6 脚输出高电平，LED 发亮。按下 S_B

和 S_C 或按下 S_A 和 S_C 请读者自行分析。

(3) 按下三个按键: IC_1 第 1、2、4、5、9、10 脚为高电平, 根据与非门逻辑功能可知 IC_1 的第 3、6、8 脚输出低电平, 相应电平送到 IC_2 的第 3、4、5 脚经 IC_2 的与非门后从第 6 脚输出高电平, LED 发亮。

1.3.3 电路仿真

1. 绘制仿真电路

打开 NI Multisim 14.0 仿真软件, 参考图 1-38 所示电路调入元器件, 绘制仿真电路。

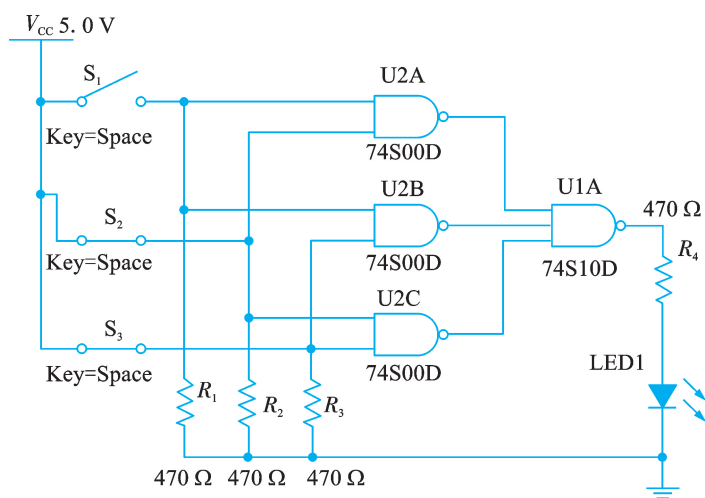


图 1-38 三人表决器仿真电路图

2. 电路功能仿真

运行仿真软件, 操作开关 S_1 、 S_2 、 S_3 , 用电压表对逻辑门的输出电压进行监测, 观察输出端发光二极管亮与灭情况, 将情况记录到表 1-25 中。

表 1-25 三人表决器仿真情况记录表

条件	U2 输出端电压			U1 输出端电压	LED1(亮/灭)
	U2A	U2B	U2C	U1A	
按下 S_1					
按下 S_2					
按下 S_3					
按下 S_1 、 S_2					
按下 S_1 、 S_3					
按下 S_2 、 S_3					
按下 S_1 、 S_2 、 S_3					

1.3.4 元器件的选用与检测

1. 元器件的选用

$R_1 \sim R_4$ 选用 1/4 W 金属膜电阻器或碳膜电阻器; C_1 选用瓷片电容器; $S_A \sim S_C$ 选用 6 mm×6 mm×5 mm 按键开关; LED 选用 ϕ 5 mm 发光二极管; IC_1 选用 74LS00 集成电路、 IC_2 选用 74LS10 集成电路。元器件选用清单见表 1-26。

表 1-26 三人表决器元器件清单

序号	类型	标号	参数	数量	质量检测及引脚图	备注
1	电阻器	$R_1、R_2、R_3、R_4$	470 Ω	4	实测:	
2	电容器	C_1	0.01 μF	1	实测:	
3	发光二极管	LED	ϕ 5 mm	1	实测:	
4	按键开关	$S_A、S_B、S_C$	6 mm×6 mm ×5 mm	3		
5	集成电路	IC_1	74LS00	1		
6		IC_2	74LS10	1		

2. 特殊元器件外形

特殊元器件外形如图 1-39 所示。

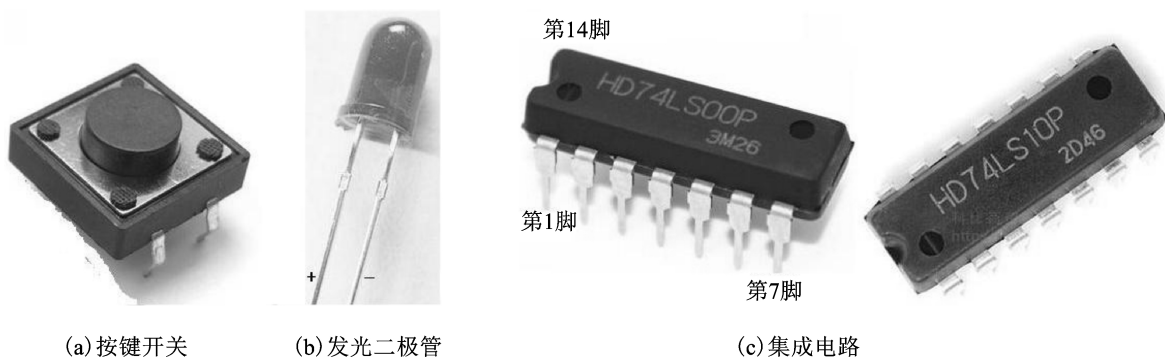


图 1-39 特殊元器件外形图

3. 元器件的检测

(1) 电阻器。根据电阻器色环估算电阻器的阻值, 选择万用表电阻挡的合适量程, 用万用表两表笔与电阻器两个引脚连接(注意: 手不能同时接触电阻器两个引脚), 然后读数看是否在允许范围内。将检测结果填入表 1-26。

(2) 瓷片电容器。根据电容器标称参数选择万用表电容挡的合适量程, 将电容器插入万用表 Cx 孔中, 然后读数看是否在允许范围内。将检测结果填入表 1-26。

(3) 发光二极管。发光二极管长引脚为正极, 短引脚为负极。选择万用表二极管挡, 将红表笔接二极管正极, 黑表笔接二极管负极, 观察二极管是否发出微亮。将检测结果填入表 1-26。

(4) 按键开关。选择万用表二极管挡, 两表笔接开关引脚, 看是否显示“1”, 按下按键看是否显示“0”, 同时蜂鸣。也可用电阻挡检测。将检测结果填入表 1-26。

(5) 集成电路。用万用表二极管挡测量集成电路各引脚之间的电阻, 看是否短路, 查阅资料完成表 1-26 中相应内容。

1.3.5 电路安装

1. 识读电路板

根据电路板实物, 参考电路原理图清理电路, 查看电路板是否有短路或开路地方, 熟悉各器件在电路板中的位置。三人表决器电路元器件布局如图 1-40 所示。

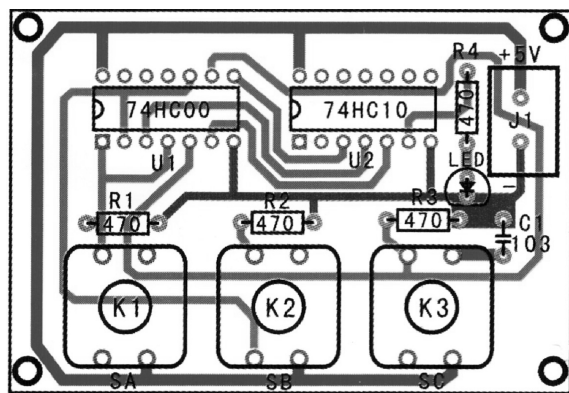


图 1-40 三人表决器电路元器件布局图

2. 安装原则

按先小件后大件的顺序安装, 即按电阻器、瓷片电容器、集成电路、发光二极管、按键开关的顺序安装焊接。

3. 元器件安装

(1) 电阻器的安装。将电阻器按照电路板器件间距进行整形(注意: 器件引线弯曲处要有圆弧形, 其半径不得小于引线直径的两倍); 插入对应位置(注意: 色标方向一致, 以便目视识

别)；焊接(注意：电阻应紧贴电路板插装焊接)。

(2)电容器的安装。将电容器按照电路板器件间距进行整形；插入对应位置(注意：参数尽量朝外，以便目视识别；焊接(注意：陶瓷电容应在离电路板 4~6 mm 处插装焊接)。

(3)二极管的安装。按照电路板器件间距进行整形，插入对应位置，离电路板 4~6 mm 处插装焊接(注意极性，别搞错)。

(4)集成电路的安装。插入对应位置(注意：引脚方向，别搞错)；焊接(注意：紧贴电路板插装焊接，焊接时间不要过长)。

(5)按键开关和电源插座安装。插入对应位置，紧贴电路板插装焊接。

1.3.6 电路调试与检测

1. 电路调试

(1)安装结束，检查焊点质量(重点检查是否有错焊、漏焊、虚假焊、短路)，检查器件安装是否正确(重点检查发光二极管、集成电路)，方可通电。

(2)通电观察电路是否有异常现象(声响、冒烟)，如有应立即停止通电，查明原因。

(3)通电后按下一个按键开关，发光二极管应不发亮，按下两个及两个以上按键开关发光二极管应发亮。

2. 电路检测

通电情况下，按表 1-27 所示条件操作，用万用表检测关键点电压，完成表 1-27。

表 1-27 三人表决器关键点电压检测值

条件	IC ₁									IC ₂			
	1	2	3	4	5	6	8	9	10	3	4	5	6
按下 S _A													
按下 S _B													
按下 S _C													
按下 S _A 、S _B													
按下 S _A 、S _C													
按下 S _B 、S _C													
按下 S _A 、S _B 、S _C													

1.4 考核评价

三人表决器的制作评价标准见表 1-28。

表 1-28 三人表决器的制作评价标准

考核项目	评分点	分值	评分标准	得分
三人表决器 的制作	电路识图	5	能正确理解电路的工作原理, 否则视情况扣 1~5 分	
	电路仿真	20	能使用仿真软件画出正确的仿真电路, 计 12 分, 有器件或连线错误, 每处扣 2 分; 能完成各项仿真测试, 计 8 分, 否则视情况扣 1~8 分	
	元器件成形、 插装与排列	10	元器件成形不符合要求, 每处扣 1 分; 插装位置、极性错误, 每处扣 2 分; 元器件排列参差不齐, 标记方向混乱, 布局不合理, 扣 3~10 分	
	元件质量 判定	15	正确识别元件, 每错一处扣 1 分, 扣完为止	
	电路焊接	20	元器件引脚成形符合要求, 元器件装配到位; 装配高度、装配形式符合要求; 外壳及紧固件装配到位, 不松动, 不压线。不合要求每处扣 1 分	
	电路调试	15	正确使用仪器仪表, 写出数据测试结果和分析报告, 计满分。不能正确使用仪表测量每次扣 3 分, 数据测试错误每次扣 2 分, 分析报告不完整或错误视情况扣 1~5 分, 扣完为止	
	电路检修	15	通电工作正常, 计满分。如有故障能进行排除, 也计满分; 不能排除, 视情况扣 3~15 分	
小计	100			
职业素养与 操作规范考核	学习态度	20	不参与团队讨论, 不完成团队布置的任务, 抄袭作业或作品, 发现一次扣 2 分, 扣完为止	
	学习纪律	20	每缺课 1 次扣 5 分; 每迟到 1 次扣 2 分; 上课玩手机、玩游戏、睡觉, 发现一次扣 2 分。扣完为止	
	团队精神	20	不服从团队的安排, 与团队成员间发生与学习无关的争吵, 发现团队成员做得不好或不到位或不会的地方不指出、不帮助, 团队或团队成员弄虚作假, 每发现一次扣 5 分, 扣完为止	
	操作规范	20	操作过程不符合安全操作规程, 仪器设备的使用不符合相关操作规程, 工具摆放不规范, 物料、器件摆放不规范, 工作台台面不清洁、不按规定要求摆放物品, 任务完成后不整理、清理工作台, 任务完成后不按要求清扫场地内卫生, 发现一项扣 2 分, 扣完为止。如出现触电、火灾、人身伤害、设备损坏等安全事故, 此项计 0 分	
	行为举止	20	着装不符合规定要求, 随地乱吐、乱涂、乱扔垃圾(食品袋、废纸、纸巾、饮料瓶)等, 语言不文明, 每项扣 1~5 分, 扣完为止	
小计	100			

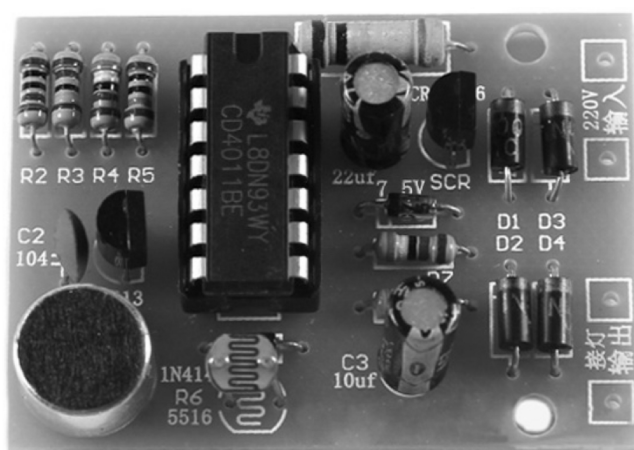
说明:

1. 本项目的项目考核、职业素养与操作规范考核按 10% 的比例折算计入总分;
2. 理论考核根据全学期训练项目对应的理论知识在期末进行考核, 本项目占理论试卷的 20%, 期末理论成绩按 10% 折算计入总分。

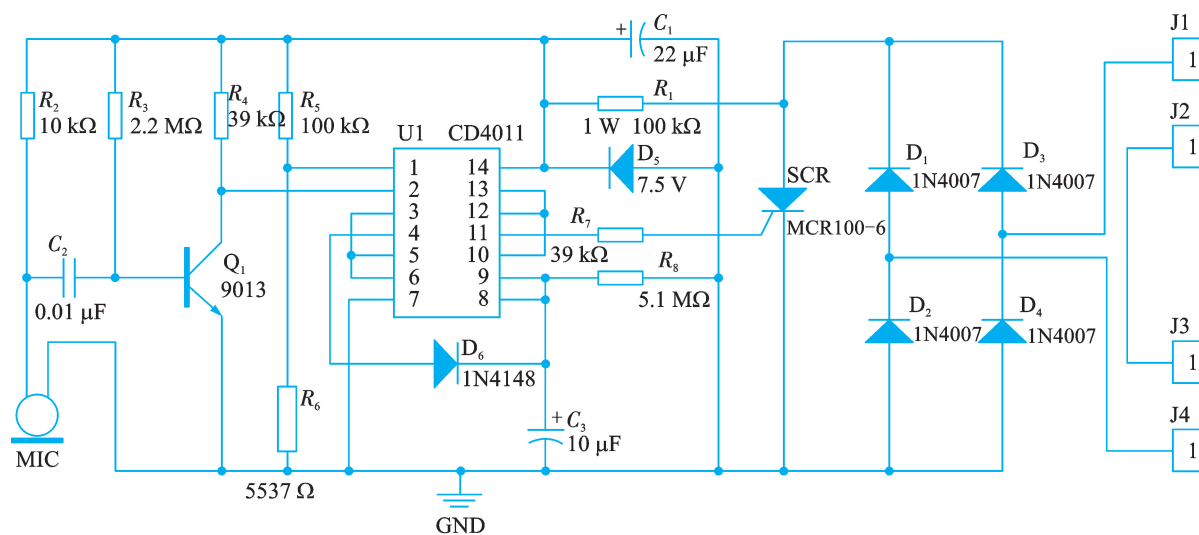
1.5 拓展提高

声光控延时开关的制作

声光控延时开关电路如图 1-41 所示。请根据原理图及所学知识，分析电路工作原理，查阅相关资料，列出所需元器件清单，自行采购相应器件，参考实物布局，用万能板进行设计、组装、调试，项目完成后，撰写制作心得体会。



(a) 声光控延时开关电路实物



(b) 声光控延时开关电路原理图

图 1-41 声光控延时开关

1.6 同步练习

一、填空题

1. 二极管能在电路中起到控制电流_____或_____的作用, 成为一个理想的电子开关。
2. 开关二极管从截止(高阻状态)到导通(低阻状态)的时间叫_____时间; 从导通到截止的时间叫_____时间。
3. 三极管饱和的条件是: _____, 即_____。三极管在饱和状态下, 集电极与发射极之间的电压称为_____, 用_____表示, 硅管约_____ V, 锗管约_____ V。
4. 在逻辑电路中假定用 1 表示高电平, 用 0 表示低电平, 称为_____逻辑。用 1 表示低电平, 0 表示高电平, 称为_____逻辑。基本逻辑门电路有_____、_____和_____。
5. 与非门的逻辑功能是_____, 或非门的逻辑功能是_____。
6. 异或门在数字电路中作为判断_____的门电路。它的逻辑函数表达式为_____。
7. TTL 集成逻辑门电路指_____逻辑门电路, 它的输入和输出都由_____组成。
8. TTL 与非门电路基本结构由三部分构成: _____、_____和_____。
9. TTL 集成逻辑门阈值电压为 V_{IT} , $V_{IT} =$ _____ V。
10. TTL 集成逻辑门平均传输延迟时间 t_{PD} 是表征门电路_____的一个参数。 t_{PD} 越小, _____就越高。
11. TTL 集成逻辑门输出端能驱动同类门的数目, 称为_____, 它是描述 TTL 与非门_____能力的参数。
12. 三态门是指逻辑门的输出有三种状态: _____状态、_____状态、_____状态。

二、选择题

1. 逻辑功能为“全 1 出 0, 有 0 出 1”的逻辑门是()。

A. 与非门 B. 或非门 C. 非门 D. 与门
2. 图 1-42 是()逻辑门的逻辑符号。

A. 非门 B. 异或门 C. 与门 D. 与非门

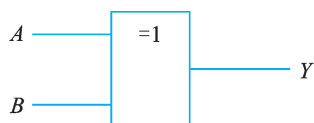


图 1-42

3. 具有表 1-29 所示真值表的门电路是()。

- A. 与非门 B. 或非门 C. 或门 D. 与门

表 1-29

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

4. 图 1-43 所示电路为()门电路。

- A. 与 B. 或 C. 非 D. 与非

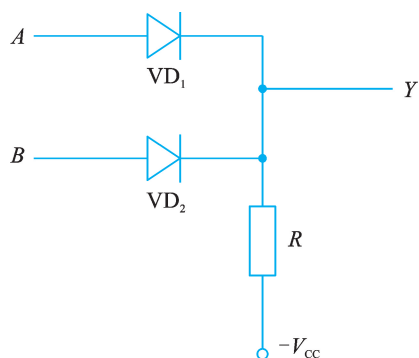


图 1-43

5. TTL 集成电路外引脚编号的判断方法是()。

- A. 把标志(半圆形凹口)置于左端, 逆时针转自下而上顺序读出序号
 B. 把标志置于右端, 逆时针转自下而上顺序读出序号
 C. 把标志置于左端, 顺时针转自下而上顺序读出序号
 D. 把标志置于右端, 顺时针转自下而上顺序读出序号

三、综合题

1. 电路如图 1-44 所示, 已知三极管 $\beta=300$, 求输入信号为 3 V 时, 管子能否可靠饱和。

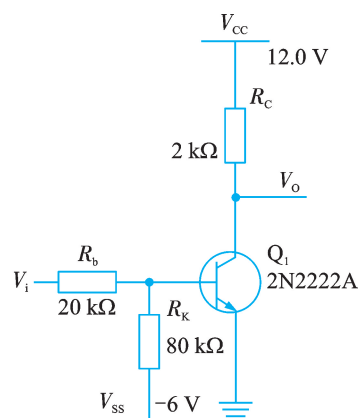


图 1-44

2. 输入信号 A 、 B 、 C 、 D 的波形如图 1-45(b) 所示, 试画出图 1-45(a) 中各门电路输出端的波形。

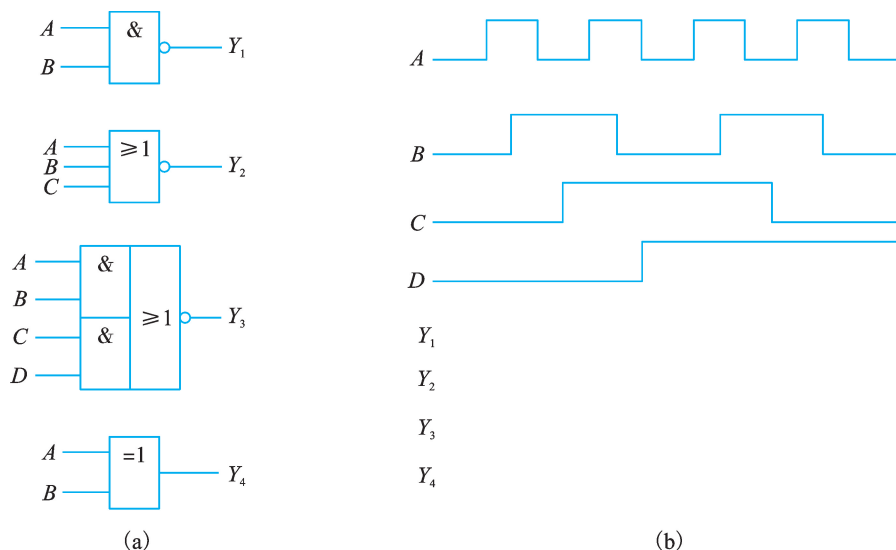


图 1-45

3. 写出图 1-46 所示电路的逻辑函数表达式。

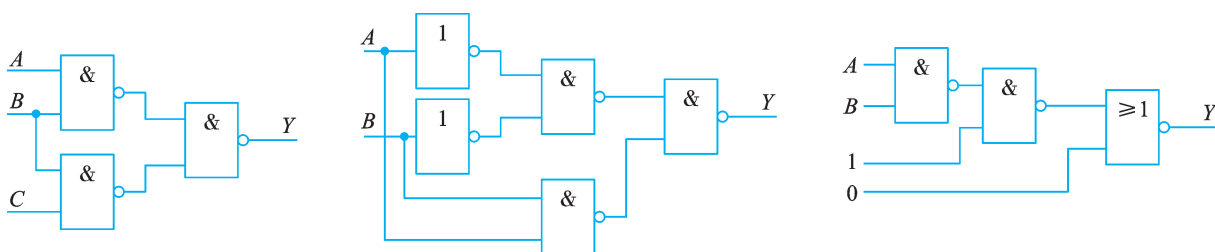


图 1-46

4. 与非门、或非门、与或非门、异或门能否变成非门使用, 请画图说明。

5. 完成表 1-30 中的栏目。

表 1-30

十进制	二进制	十六进制
	1101	
		C8
15		

6. 将下列十进制数转换成二进制数。

- (1)22 (2)35 (3)100 (4)194 (5)2017

7. 将下列二进制数转换成十进制数。

(1) 1010 (2) 11001 (3) 110110 (4) 110110110

8. 完成下列各二进制数的运算。

(1) 101+110 (2) 11101+101 (3) 1110-11 (4) 1101-101

9. 用公式法将下列逻辑函数表达式化简成为最简与或表达式。

$$(1) Y = AB(BC+A)$$

$$(2) Y = (A+B)(\overline{AB})$$

$$(3) Y = A + \overline{B + CD} + \overline{AD + B}$$

$$(4) Y = \overline{ABC} + A + B + C$$

$$(5) Y = \overline{ABC} + \overline{ABC}$$

$$(6) Y = \overline{AB} + BD + CDE + \overline{DA}$$

$$(7) Y = ABC + \overline{AB} + \overline{ABC}$$

10. 用卡诺图化简下列函数。

$$(1) Y = \overline{A} + AB + \overline{ABC}$$

$$(2) Y = AB + \overline{AC} + \overline{BC}$$

$$(3) Y = AD + B(C+D) + \overline{BC}$$

$$(4) Y = \sum m(4, 5, 7, 8, 10, 12, 14, 15)$$

$$(5) Y = \sum m(0, 1, 2, 3, 8, 9, 10, 11)$$

11. 写出图 1-47 所示逻辑电路的逻辑函数表达式并化简, 再画出化简后的逻辑电路图。

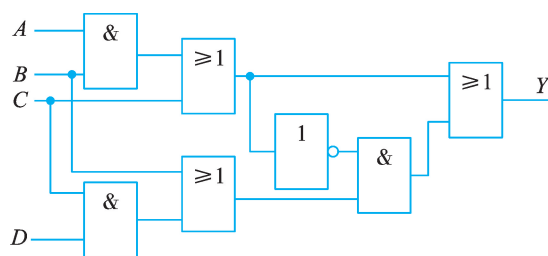


图 1-47

12. 写出图 1-48 所示电路的逻辑函数表达式, 再转换为与非表达式, 并画出用与非门实现该电路的逻辑图。

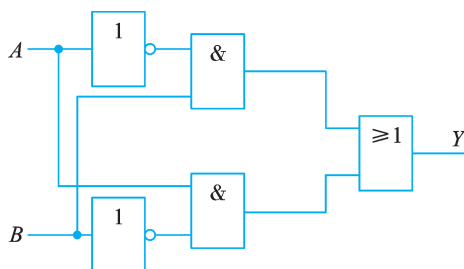


图 1-48