

项目一

多路表决器的设计与制作

项目导读

在生活中，当某件事情需要人们共同表决时，如果多数人表示同意，则表决通过。例如：投票选举时进行的举手表决，这种方式多少会有一些人碍于情面而不情愿地跟着举手，如果用数字电路来实现它，就可以避免这种情况的发生，真实地表达自己的意愿。那什么是数字电路呢？又如何实现多数表决功能呢？

项目要点

知识要点

- 熟悉数制以及数制之间的相互关系，理解BCD码。
- 理解常用逻辑门电路的功能及表示形式。
- 学会逻辑函数与逻辑图的相互转换。

技能要点

- 能测试简单门电路的逻辑功能。
- 会使用常用的集成门电路实现简单逻辑电路。

任务一 认识数字电路

任务导入

随着信息数字化的发展,数字化产品越来越多地出现在我们的生活中,如 CD、MP3、数字电视、数字照相机、数字摄影机、手机等,它们的功能实现都是以数字电路为基础的,我们要能认知与理解这种用来传输、加工与处理数字信息的电子电路。

任务分析

数字电路只能处理二进制数,人们生活中却常用十进制数,那十进制数与二进制数之间怎样转换呢?从存储的角度上来说,十六进制数比二进制数所占存储容量会小很多,这又是什么原理呢?想要知道这些,我们必须掌握数字电路的基础知识,掌握几种常用数制之间的转换关系,掌握用二进制代码来表示十进制数的方法等。

知识准备



一、数字电路

1. 数字信号

数字信号是指数值量在任意时刻随着时间的变化而断续变化的物理量,如图 1-1 所示。如开关通与断、电压高与低、电灯亮与否等数字信号都是二值变量,常用二进制数 0 或 1 表示。自然界中的物理信号除了数字信号以外就是模拟信号,模拟信号是指其数值量在任意时刻随着时间变化呈连续变化的信号,如图 1-2 所示。如电压、电流、温度、声音等都属于模拟信号。其优点是用精确的值表示事物,缺点是很难度量,容易受噪声干扰,难以保存。

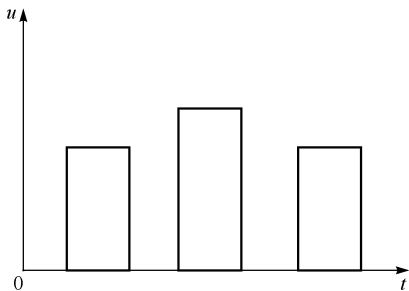


图 1-1 数字信号

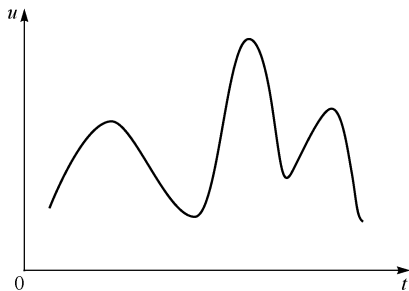


图 1-2 模拟信号

2. 数字电路

数字电路是指传输、加工和处理数字信号的电路,在数字电路中,半导体三极管工作在开关状态,即饱和区或截止区;模拟电路是指传输、加工和处理模拟信号

的电路，在模拟电路中半导体三极管一般是工作在线性放大区。



二、数制和码制

1. 常用的几种数制

数制是一种计数的方法，它是计数进位制的简称，常用的数制有：十进制、二进制、十六进制等。常用的几种数制特征见表 1-1，十进制是人们生活中常用的一种计数方式，读写方便；二进制数值越大，位数越多，读写不方便，容易出错；十六进制相对于二进制来说位数少，所占的存储空间也少。

表 1-1 常用的几种数制的特征

数制 特征	十进制	二进制	十六进制
基数	10	2	16
数码	有 0、1、2、3、4、5、6、7、8、9 十个数码	只有 0、1 两个数码	有 0~9 以及 A、B、C、D、E、F 十六个数码
计数规则	逢十进一	逢二进一	逢十六进一
位权	10 的幂	2 的幂	16 的幂

【例 1-1】 $(1599)_{10} = 1 \times 10^3 + 5 \times 10^2 + 9 \times 10^1 + 9 \times 10^0$

【例 1-2】 $(1011101)_2 = 1 \times 2^6 + 0 \times 2^5 + 1 \times 2^4 + 1 \times 2^3 + 1 \times 2^2 + 0 \times 2^1 + 1 \times 2^0$
 $= (93)_{10}$

【例 1-3】 $(5D)_{16} = 5 \times 16^1 + 13 \times 16^0 = (93)_{10}$

想一想

生活中你比较熟悉的计数进位制有哪些？

2. 不同数制之间的转换

(1) 其他进制数转换成十进制数。

方法：将已知数按位权先展开，再求和即为所求的十进制数。

【例 1-4】 求 $(9B)_{16} = (\quad)_{10}$

【解】 $(9B)_{16} = (9 \times 16^1 + 11 \times 16^0)_{10}$
 $= (144 + 11)_{10}$
 $= (155)_{10}$

所以 $(9B)_{16} = (155)_{10}$

(2) 十进制数转换成其他进制数。

十进制数转换成其他进制数要把整数部分和小数部分分开进行转换处理。

chapter
01chapter
02chapter
03chapter
04chapter
05chapter
06chapter
07chapter
08

整数部分的转换：除基取余法，将整数部分连续除以基数得其余数，直到商上 0 为止，逆行写出余数即可，即第一次所得余数为最低位，最后一次所得余数为最高位。

小数部分的转换：乘基取整法，将十进制小数乘以基数（每次乘以基数时要舍去上次所得积中的整数），直到满足误差要求为止。

【例 1-5】 求 $(217)_{10} = (\quad)_2$

【解】

因为 $2 \mid 217$	余 1	b_0
$2 \mid 108$	余 0	b_1
$2 \mid 54$	余 0	b_2
$2 \mid 27$	余 1	b_3
$2 \mid 13$	余 1	b_4
$2 \mid 6$	余 0	b_5
$2 \mid 3$	余 1	b_6
$2 \mid 1$	余 1	b_7
			0

所以 $(217)_{10} = (11011001)_2$

【例 1-6】 求 $(0.3125)_{10} = (\quad)_2$

【解】

因为 $0.3125 \times 2 = 0.625$	整数为 0	b_{-1}
$0.625 \times 2 = 1.25$	整数为 1	b_{-2}
$0.25 \times 2 = 0.5$	整数为 0	b_{-3}
$0.5 \times 2 = 1.0$	整数为 1	b_{-4}

所以 $(0.3125)_{10} = (0.0101)_2$

注意：有时可能无法得到 0 的结果，这时应根据转换精度的要求适当取一定位数。

(3) 二进制数与十六进制数之间的转换。

二进制数与十六进制数之间的关系是每四位二进制数对应一位十六进制数。

二进制数转换成十六进制数的方法是将整数部分从右往左每四位一划分，最高位不足四位用零补满；小数部分从左往右每四位一划分，最低位不足四位必须用零补满四位。每四位二进制数对应一位十六进制数写出即可。

十六进制数转换成二进制数的方法则与上述转换过程相反。

【例 1-7】 把二进制数 $(10111001.101)_2$ 转换成十六进制数。

【解】 $(10111001.101)_2 = (1011\ 1001.1010)_2 = (B9.A)_{16}$

【例 1-8】 把十六进制数 $9A7.E$ 转换成二进制数。

【解】 $(9A7.E)_{16} = (1001\ 1010\ 0111.1110)_2$
 $= (100110100111.1110)_2$

几种数制之间的关系对照见表 1-2。

表 1-2 几种数制之间的关系对照

十进制	二进制	八进制	十六进制
0	0000	0	0
1	0001	1	1
2	0010	2	2
3	0011	3	3
4	0100	4	4
5	0101	5	5
6	0110	6	6
7	0111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F

3. 码制

码制是指用二进制代码表示一些数字或字符的编码方法。常用的编码有多种，以下只介绍二-十进制编码（Binary-Coded Decimal），简称 BCD 码，是指用四位二进制代码表示一位十进制数的编码方法。我们知道四位二进制码有十六种不同的组合，可以选取其中的任意十个组合代表 0~9 十个数字，这种表示方法称为编码。在二-十进制编码中，分为有权码和无权码，几种常见的码制见表 1-3。

表 1-3 几种常见的码制

十进制	8421 码	5421 码	余 3 码	格雷码
0	0000	0000	0011	0000
1	0001	0001	0100	0001
2	0010	0010	0101	0011
3	0011	0011	0110	0010
4	0100	0100	0111	0110
5	0101	1000	1000	0111
6	0110	1001	1001	0101
7	0111	1010	1010	0100
8	1000	1011	1011	1100
9	1001	1100	1100	1101

chapter
01chapter
02chapter
03chapter
04chapter
05chapter
06chapter
07chapter
08

(1) 8421BCD 码。

选取 0000~1001 表示十进制数 0~9，按自然顺序的二进制数表示所对应的十进制数字，1010~1111 六种状态是不用的，称为禁用码。8421BCD 码是有权码，从高位到低位的权值依次为 8、4、2、1，故称为 8421BCD 码。

【例 1-9】 把十进制数 905 表示成 8421BCD 码。

【解】 $(905)_{10} = (1001\ 0000\ 0101)_{8421BCD}$

(2) 5421BCD 码。

选取 0000~0100 和 1000~1100 这十种状态，0101~0111 和 1101~1111 六种状态为禁用码。5421BCD 码是有权码，从高位到低位的权值依次为 5、4、2、1。

(3) 余 3 码。

余 3 码是无权码，选取 0011~1100 这十种状态分别表示 0~9。与 8421 码相比，对应相同十进制数均要多 3 (0011)，故称余 3 码。

(4) 格雷码 (又称循环码)。

格雷码也是无权码，这种码制的特点是：任意两个相邻的代码之间仅有一位不同，其余各位均相同，因而常用于模拟量的转换中，它在代码的形成与传输时引起的误差比较小。

任务实施

(1) 熟悉电路如图 1-3 所示中逻辑开关、指示灯。

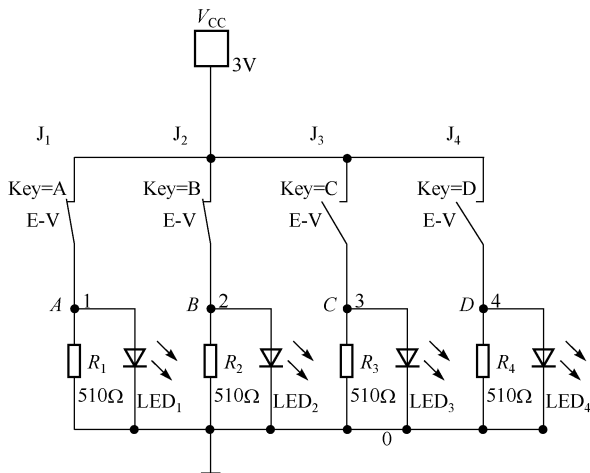


图 1-3 电路图

(2) 电路所需元器件，见表 1-4。

表 1-4 电路所需元器件

名称	型号×数量	备注
直流稳压电源	+3V×1	—
电平开关	×8	—
电阻	510Ω×8	或 1kΩ
发光二极管	×8	—

注：配备常用的工具，包括万用表、烙铁、焊锡、松香、万能板等。

(3) 逻辑显示器件与逻辑开关的联系。

在电路图 1-3 中，把 J_1 、 J_2 闭合， J_3 、 J_4 断开，可以看见发光二极管 LED_1 、 LED_2 亮了，而 LED_3 、 LED_4 没亮；改变开关的状态，就可以改变发光二极管 $LED_1 \sim LED_4$ 的状态。将逻辑开关状态与显示状态结果记录在表 1-5 对应栏中。

(4) 逻辑显示与逻辑电平的联系。

在数字逻辑关系中，逻辑电平的高低往往通过显示器件表示出来，这里通过发光二极管指示。 J_1 闭合，发光二极管 LED_1 亮，这时用万用表测量 A 点的电位，把测量结果记录在表 1-5 对应栏中。可知，电平高时发光二极管亮，电平低时，发光二极管不亮，这种表示是常用的正逻辑方法；反之，则称为负逻辑。教材中无特殊说明时都用正逻辑表示。

表 1-5 逻辑电平与二进制数的关系

输入	输出					
$J_1 J_2 J_3 J_4$	LED_1	LED_2	LED_3	LED_4	ABCD 各点电平高低	二进制数
0 0 0 0	不亮	不亮	不亮	不亮	低 低 低 低	0000
0 0 0 1	不亮	不亮	不亮	亮	低 低 低 高	0001
0 0 1 0	不亮	不亮	亮	不亮	低 低 高 低	0010
0 0 1 1	不亮	不亮	亮	亮	低 低 高 高	0011
0 1 0 1	不亮	亮	不亮	亮	低 高 低 高	0101
1 0 1 0	亮	不亮	亮	不亮	高 低 高 低	1010
1 1 0 0	亮	亮	不亮	不亮	高 高 低 低	1100
1 1 0 1	亮	亮	不亮	亮	高 高 低 高	1101
1 1 1 1	亮	亮	亮	亮	高 高 高 高	1111

chapter
01chapter
02chapter
03chapter
04chapter
05chapter
06chapter
07chapter
08

(5) 二进制数与逻辑显示的关系。

在电路图 1-3 中, J_1 、 J_2 闭合, J_3 、 J_4 断开, 可以看见发光二极管 LED_1 、 LED_2 亮了, 而 LED_3 、 LED_4 没亮, 则电路中 A 、 B 、 C 、 D 四点的电平高低就通过 $LED_1 \sim LED_4$ 表示出来了, 用二进制数表示为 1100, 当然, 改变开关的状态, 就改变了 $ABCD$ 二进制数的大小。

(6) 完成表 1-5 中的内容, 总结逻辑电平、逻辑显示与二进制数的关系。

开关闭合用 1 表示, 开关断开用 0 表示; 发光二极管亮用 1 表示, 不亮用 0 表示。 $ABCD$ 四点电平高低与发光二极管的状态相对应, $ABCD$ 电平高低用二进制数表示, 也与二极管的状态相对应。

想一想

改变电路中开关与电阻的位置后, $ABCD$ 各点二进制数与逻辑开关、逻辑电平的关系是否改变?

任务评价

(1) 分组汇报数字电路知识的学习情况以及二进制数与逻辑电平、逻辑显示的联系, 并回答相关问题。

(2) 填写任务评价表 (见表 1-6)。

表 1-6 任务评价表

检测项目		评分标准	分值	学生评价	教师评价
知识内容	数字电路与模拟电路的区别	掌握数字电路与模拟电路的区别及工作特点	10		
	几种常用数制的特点	掌握常用数制的权值、基数及数码	15		
	数制之间的转换关系	掌握不同数制之间的转换方法	15		
	二进制代码的特点	掌握 8421BCD 码与十进制数的转换	10		
操作技能	逻辑电平的表示方式	掌握二值变量与二进制数的关系	10		
	二进制数与逻辑电平的联系	掌握二进制数与逻辑电平的对应关系	10		
	二进制数通过发光二极管显示	掌握逻辑显示与二进制数的联系	20		
	安全操作	安全用电、按章操作、遵守实训规则	5		
	现场管理	遵守实训室制度、按企业要求进行现场管理	5		

任务二 逻辑门电路功能的测试

任务导入

集成门电路种类较多，功能较强。数字电路的逻辑功能是基于门电路实现的，怎样使用集成门电路呢？首先必须熟悉各门电路的基本功能和逻辑符号，才能正确使用它实现各种逻辑功能。

任务分析

在数字电路中有与、或、非三种基本逻辑运算关系，逻辑运算是一种函数关系，它可以用语句描述，也可用逻辑表达式描述，还可用表格或图形来描述。我们要理解门电路的逻辑关系，掌握各种门电路功能的测试方法，能使用基本门电路构成具有一定功能的数字电路。

知识准备

一、三种基本逻辑运算

1. 与逻辑运算

当决定某一事件的全部条件都具备时，该事件才会发生，这样的因果关系称为与逻辑。图 1-4a 表示一个简单的与逻辑电路，只有两开关同时接通时灯泡才会亮。

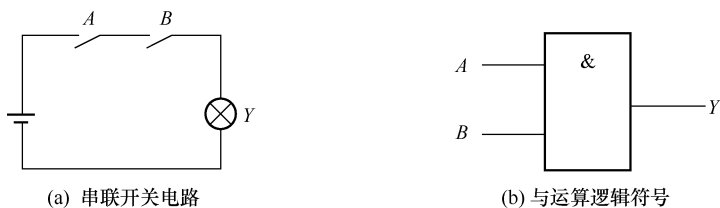


图 1-4 与运算开关电路和逻辑符号

设定逻辑变量及状态赋值：逻辑变量 A 和 B ，对应两个开关的状态，1—闭合，0—断开；逻辑函数 Y ，对应灯的状态，1—灯亮，0—灯灭。

- (1) 用与逻辑门电路（简称与门）实现与运算，与门的逻辑符号见图 1-4b。
- (2) 用二值逻辑来表示的这种与逻辑关系的表格称为真值表，见表 1-7。

表 1-7 与运算真值表

A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

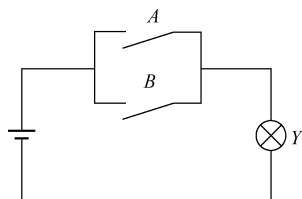
chapter
01chapter
02chapter
03chapter
04chapter
05chapter
06chapter
07chapter
08

(3) 上述开关与灯泡的关系用逻辑表达式来描述, 则可写为:

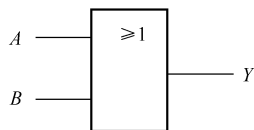
$$Y=A \cdot B=AB \quad (\text{符号“} \cdot \text{”读作“与”或“逻辑乘”})$$

2. 或逻辑运算

当决定某一事件的所有条件中, 只要有一个具备, 该事件就会发生, 这样的因果关系叫做或逻辑关系, 简称或逻辑。图 1-5a 表示一个简单的或逻辑电路, 只要开关 A 或开关 B 接通或二者均接通, 灯泡就会亮。



(a) 并联开关电路



(b) 或运算逻辑符号

图 1-5 或运算开关电路和逻辑符号

设定逻辑变量及状态赋值, 逻辑变量 A 和 B, 对应两个开关的状态; 1—闭合, 0—断开; 逻辑函数 Y, 对应灯的状态, 1—灯亮, 0—灯灭。

(1) 或运算的逻辑符号, 如图 1-5b 所示。

(2) 或逻辑运算真值表, 见表 1-8。

表 1-8 或运算真值表

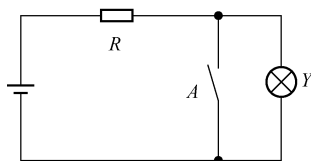
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

(3) 或逻辑表达式:

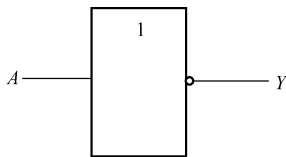
$$Y=A+B \quad (\text{符号“} + \text{”读作“或”或“逻辑加”})$$

3. 非逻辑运算

当某一条件具备了, 事情不会发生; 而此条件不具备时, 事情反而发生, 这种逻辑关系称为非逻辑关系, 简称非逻辑。图 1-6a 表示一个简单的非逻辑电路, 开关 A 接通灯泡反而不亮。



(a) 开关与灯并联电路



(b) 非运算逻辑符号

图 1-6 非运算开关电路和逻辑符号

- (1) 非运算的逻辑符号，如图 1-6b 所示。
 (2) 非逻辑运算真值表，见表 1-9。

表 1-9 非运算真值表

A	Y
0	1
1	0

- (3) 非逻辑表达式：
 $Y = \bar{A}$ (符号“—”读作“非”或“逻辑反”)



二、复合逻辑运算

1. 与非逻辑运算

与非逻辑关系的运算顺序是先与后非，由与运算和非运算复合而成。

- (1) 与非逻辑的逻辑符号，如图 1-7 所示。
 (2) 与非逻辑运算真值表，见表 1-10。

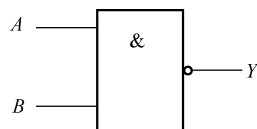


图 1-7 与非运算逻辑符号

表 1-10 与非运算真值表

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

- (3) 与非逻辑表达式： $Y = \overline{AB}$

2. 或非逻辑运算

或非逻辑关系的运算顺序是先或后非，由或运算和非运算复合而成。

- (1) 或非逻辑的逻辑符号，如图 1-8 所示。
 (2) 或非逻辑运算真值表，见表 1-11。

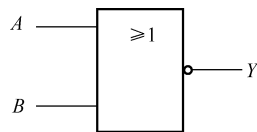


图 1-8 或非运算逻辑符号

表 1-11 或非运算真值表

A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

chapter
01chapter
02chapter
03chapter
04chapter
05chapter
06chapter
07chapter
08

(3) 或非逻辑表达式： $Y = \overline{A+B}$

3. 与或非逻辑运算

与或非逻辑关系的运算顺序是先与、后或、再非，由与运算、或运算和非运算复合而成。

(1) 与或非逻辑的逻辑符号，如图 1-9 所示。

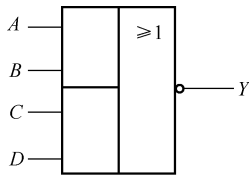


图 1-9 与或非运算逻辑符号

(2) 与或非逻辑运算真值表，见表 1-12。

表 1-12 与或非运算真值表

A	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
B	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
C	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
D	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
Y	1	1	1	0	1	1	1	0	1	1	1	0	0	0	0	0

(3) 与或非逻辑表达式为： $Y = \overline{AB+CD}$

4. 异或逻辑运算

(1) 异或逻辑的逻辑符号如图 1-10 所示。

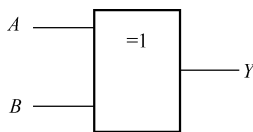


图 1-10 异或运算逻辑符号

(2) 异或逻辑运算真值表，见表 1-13。

表 1-13 异或运算真值表

A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

(3) 异或逻辑表达式： $Y = \overline{A}B + A\overline{B} = A \oplus B$

想一想

你能将前面所叙述的逻辑运算，复合成一个新的逻辑运算吗？

任务实施

一、测试二极管构成的门电路功能

(1) 创建仿真电路。

如图 1-11 所示，从 Multisim 10 元件库中调出元件，创建二极管与门电路。所需元器件见表 1-14。

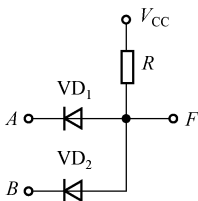


图 1-11 二极管与门电路

表 1-14 电路所需元器件

名称	型号×数量	备注
直流稳压电源	+5V	
开关二极管	1N4148×2	
电阻	1kΩ×1	
电位器	5.1kΩ×2	
发光二极管	×1	红色

注：配备常用的工具，包括万用表、烙铁、焊锡、松香、万能板等。

(2) 电路功能测试。

二极管与门仿真电路如图 1-12 所示，打开仿真开关，改变 A、B 输入电压值，记录输出电压值，同时观察灯泡亮与否，记录在表 1-15 中，从而得知 X_1 输出是高电平还是低电平。

表 1-15 二极管与门电路逻辑关系

A	B	F	X_1 亮否
0.4V	0.4V	0.8V	不亮
0.4V	3.3V	0.8V	不亮
3.3V	1.0V	0.8V	不亮
3.3V	3.3V	3.7V	亮

(3) 根据电路输出结果，判断 A、B 与 X_1 的逻辑关系，写出逻辑表达式和逻辑符号图。

(4) 图 1-13 是二极管或门的仿真电路，同样分析该二极管或门电路的功能。分析结果记录在表 1-16 中。

- chapter 01
- chapter 02
- chapter 03
- chapter 04
- chapter 05
- chapter 06
- chapter 07
- chapter 08

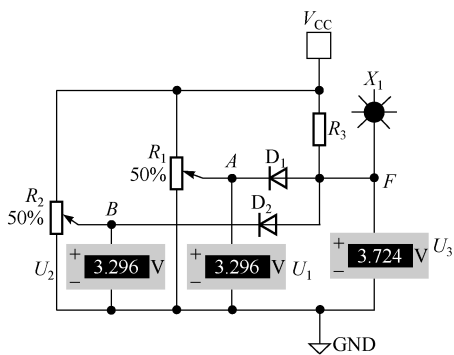


图 1-12 二极管与门仿真电路

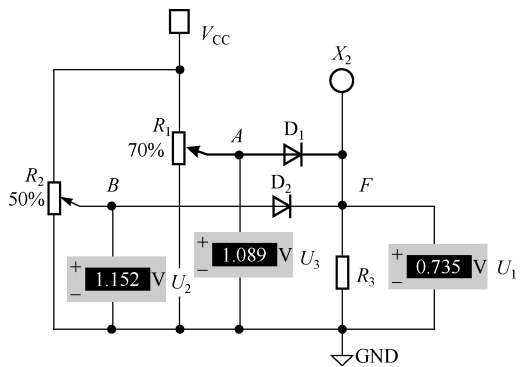


图 1-13 二极管或门仿真电路

表 1-16 二极管或门电路逻辑关系

A	B	F	X ₂ 亮否
1.1V	1.1V	0.7V	不亮
1.1V	3.3V	2.9V	亮
3.3V	1.0V	2.9V	亮
3.3V	3.3V	2.9V	亮

(5) 根据电路输出结果，判断 A、B 与 X₂ 的逻辑关系，写出逻辑表达式和逻辑符号图。

(6) 焊接电路及测试。

在万能板上安装焊接二极管与门（或二极管或门）电路，参见图 1-12（或图 1-13）。

调节电位器开关，测量 A、B、F 各点的电位，同时观察灯泡亮与否，将测量结果记录下来，分析电路的逻辑功能。根据电路测量结果，写出逻辑函数表达式和逻辑图。下面的记录是以图 1-12 为例的一些数据。

从测量结果表 1-17 中的数据可知，逻辑函数表达式为： $Y=AB$ 。

表 1-17 二极管门电路测试结果

A	B	F	X ₁ 亮否
0.3V	0.3V	0.85V	不亮
0.3V	3V	0.85V	不亮
3V	0.3V	0.85V	不亮
3V	3V	3.5V	亮

逻辑图如图 1-14 所示。



二、测试集成门电路的逻辑功能

1. 按测试逻辑功能的示意图接线,如图 1-15 所示。注意 TTL 集成门电路的电源电压为 +5V, CMOS 集成门电路电源电压范围较大,为 3~18V,电源与地的两引脚必须连接正确,否则会损坏集成电路。

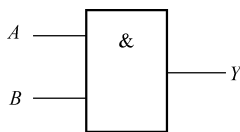


图 1-14 二极管与门逻辑图

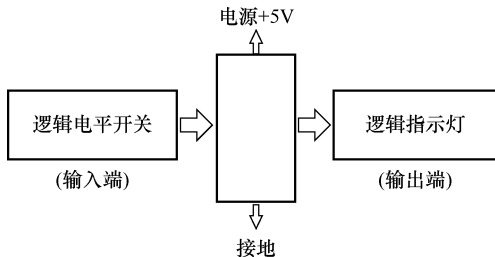


图 1-15 集成门功能测试示意图

2. 测试集成门电路所需元器件见表 1-18。

表 1-18 电路所需元器件

名称	型号×数量	备注
直流稳压电源	+5V×1	—
电阻	1kΩ×1	—
发光二极管	×1	红色
与门	74LS08×1	—
或门	74LS32×1	—
非门	74LS04×1	—
与非门	74LS20×1	—
与非门	74LS00×1	—

注:配备常用的工具,包括万用表、烙铁、焊锡、松香、万能板等。

(3) 集成与非门 74LS00 功能测试。

①查看集成门电路 74LS00 的引脚排列顺序,注意各引脚功能说明。74LS00 是一个四-二输入与非门,即集成块中有四个独立的门电路,每个门电路有两个输入端、一个输出端。

②逻辑电平开关作为输入信号,如图 1-16 所示,高电平相当于 1,低电平相当于 0。

③拨动逻辑开关,输入不同的信号,观察指示灯的亮与否,从而判断输出是高电平还是低电平。测试结果见表 1-19。

- chapter 01
- chapter 02
- chapter 03
- chapter 04
- chapter 05
- chapter 06
- chapter 07
- chapter 08

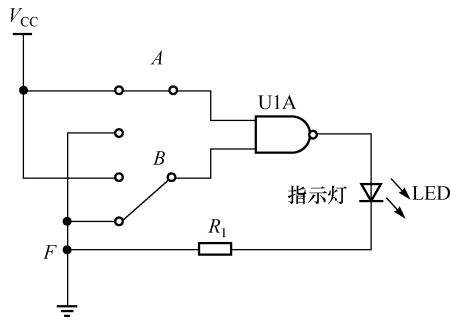


图 1-16 与非门电路功能测试

表 1-19 集成与非门电路测试记录表

A	B	LED 亮否	输出电平	F
0	0	亮	高电平	1
0	1	亮	高电平	1
1	0	亮	高电平	1
1	1	不亮	低电平	0

(4) 熟悉其他集成电路引脚，根据步骤 (3) 的方法分别进行测试，分析现象并总结电路的逻辑功能。

部分集成 TTL 门电路的引脚排列图，如图 1-17 所示。

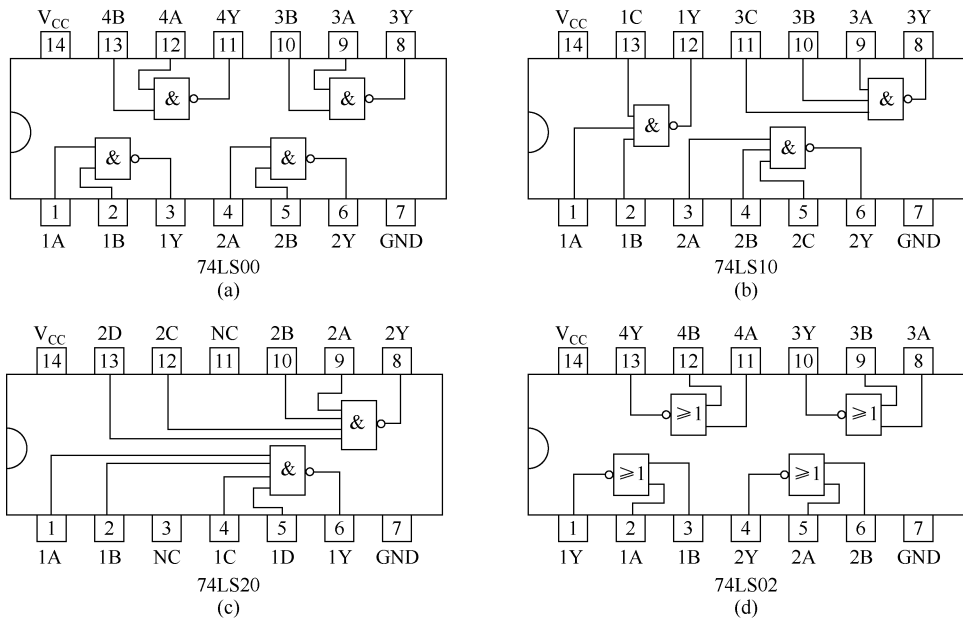


图 1-17 部分集成 TTL 门电路的引脚排列图

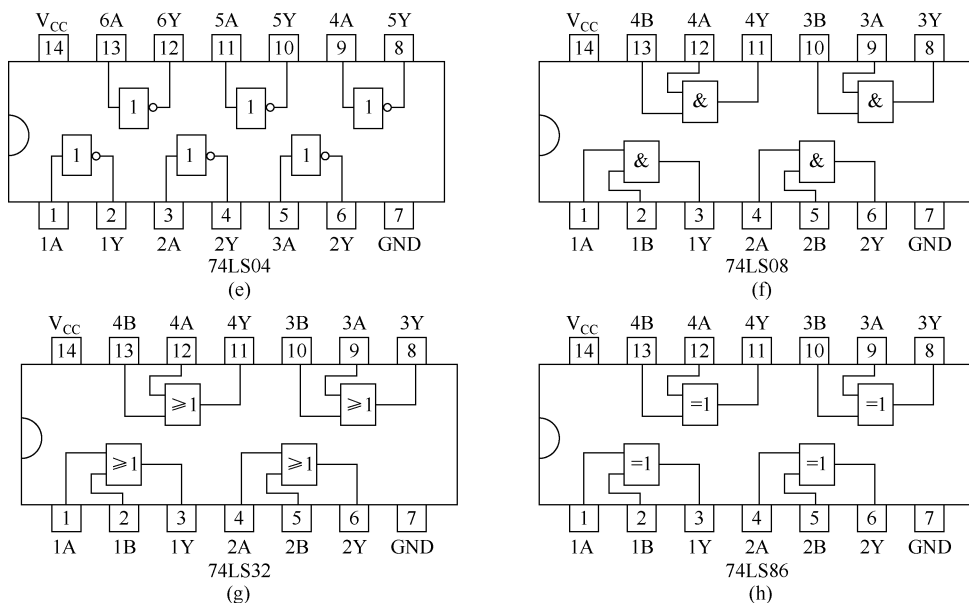


图 1-17 部分集成 TTL 门电路的引脚排列图 (续)

任务评价

- 分组汇报基本逻辑门电路知识的学习情况，以及集成门功能相关情况，并回答相关问题。
- 填写任务评价表 (表 1-20)。

表 1-20 任务评价表

检测项目		评分标准	分值	学生评价	教师评价
知识内容	数字逻辑函数的表示方法	掌握逻辑函数的表示方法	15		
	与逻辑运算规则与逻辑符号	掌握与逻辑基本运算与功能	10		
	或逻辑运算规则与逻辑符号	掌握或逻辑基本运算与功能	10		
	非逻辑运算规则与逻辑符号	掌握非逻辑基本运算与功能	10		
	其他逻辑运算规则与逻辑符号	掌握其他逻辑基本运算与功能	15		
操作技能	与逻辑门功能测试	掌握与逻辑门电路功能及测试方法	10		
	或逻辑门功能测试	掌握或逻辑门电路功能及测试方法	10		
	非逻辑门功能测试	掌握非逻辑门电路功能及测试方法	10		
	安全操作	安全用电、按章操作、遵守实训规则	5		
	现场管理	遵守实训室制度、按企业要求进行现场管理	5		

- chapter 01
- chapter 02
- chapter 03
- chapter 04
- chapter 05
- chapter 06
- chapter 07
- chapter 08

任务三 多路表决器的设计与制作

任务导入

在设计逻辑功能电路时，逻辑函数越简单，逻辑图就越简单，电路的工作可靠性也越好。因此，要理解逻辑代数的基本定律，熟悉逻辑函数的化简方法，熟悉逻辑函数不同表达形式之间的转换。

任务分析

多路表决器的设计与制作就是数字电路逻辑功能的实现过程，怎样顺利完成该电路的制作呢？首先需要掌握一定的逻辑代数基本知识，理解逻辑函数的多种表达形式，然后才能合理利用集成门电路实现特定的功能。

知识准备

一、逻辑代数的基本定律

1. 基本定律

在分析和设计数字电路时，常使用的数学工具是逻辑代数（又称布尔代数）。逻辑代数中的变量只有两个值，即 0 和 1，这里的 0 和 1 不表示数量的大小，只表示两种不同的逻辑状态。逻辑代数的基本规则见表 1-21，基本定律见表 1-22。

表 1-21 逻辑代数的基本规则

逻辑乘基本运算规则	$0 \cdot 0 = 0$	$0 \cdot 1 = 0$	$1 \cdot 1 = 1$	$\bar{0} = 1$
	$A \cdot 0 = 0$	$A \cdot 1 = A$	$A \cdot A = A$	$A \cdot \bar{A} = 0$
逻辑加基本运算规则	$0 + 0 = 0$	$0 + 1 = 1$	$1 + 1 = 1$	$\bar{1} = 0$
	$A + 0 = A$	$A + 1 = 1$	$A + A = A$	$A + \bar{A} = 1$

表 1-22 逻辑代数的基本定律

交换律	$A \cdot B = B \cdot A$	$A + B = B + A$
结合律	$A \cdot (B \cdot C) = (A \cdot B) \cdot C$	$A + (B + C) = (A + B) + C$
分配律	$A \cdot (B + C) = A \cdot B + A \cdot C$	$A + (BC) = (A + B)(A + C)$
反演律	$\overline{AB} = \bar{A} + \bar{B}$	$\overline{A + B} = \bar{A} \cdot \bar{B}$
还原律	$\overline{\bar{A}} = A$	

2. 逻辑代数的常用公式

$$(1) A\bar{B}+AB=A$$

$$\text{证明: } A\bar{B}+AB=A(\bar{B}+B)=A \cdot 1=A$$

$$(2) A+AB=A$$

$$\text{证明: } A+AB=A(1+B)=A \cdot 1=A$$

$$(3) A+\bar{A}B=A+B$$

$$\text{证明: } A+\bar{A}B=(A+\bar{A})(A+B)=1(A+B)=A+B$$

$$(4) AB+\bar{A}C+BC=AB+\bar{A}C$$

$$\begin{aligned} \text{证明: } AB+\bar{A}C+BC &= AB+\bar{A}C+BC(A+\bar{A}) \\ &= AB+\bar{A}C+ABC+\bar{A}BC \\ &= AB(1+C)+\bar{A}C(1+B) \\ &= AB+\bar{A}C \end{aligned}$$

$$\text{推论: } AB+\bar{A}C+BCDE=AB+\bar{A}C$$



二、逻辑函数的化简方法

逻辑函数化简方法有代数法和卡诺图法两种。逻辑函数化简后所设计的电路更简单,所用的电子元器件可以更少、更经济,工作更可靠。由于与或表达式最常用,因此这里只讨论最简与或表达式的标准。最简与或表达式的两个特征:①与项(乘积项)的个数最少;②每个与项中的变量最少。

代数化简法就是利用逻辑代数的基本公式、常用公式和运算规则进行化简。必须对公式和规则有熟练记忆并掌握一定的经验及技巧。卡诺图化简法可以比较方便地得到最简的逻辑表达式。以下着重介绍卡诺图化简方法。

1. 最小项

设 A 、 B 、 C 是三个逻辑变量,若由这三个逻辑变量按以下规则构成乘积项即为最小项。表 1-23 列出了三变量的八个最小项及其真值表。

从表中可以看出,最小项有以下特点:①每个乘积项都只含三个因子,且每个变量都是它的一个因子;②每个变量都以反变量(\bar{A} 、 \bar{B} 、 \bar{C})或以原变量(A 、 B 、 C)的形式出现一次,且仅出现一次。

对于 n 个变量,如果与项是一个含有 n 个因子的乘积项,而且每一个变量都以原变量或者反变量的形式作为一个因子在与项中出现,且仅出现一次,那么就称这个与项是这 n 个变量的一个最小项。

(1) 最小项的性质。

①对于任意一个最小项,只有一组变量取值使它的值为 1,而变量取其余各组合值时,该最小项均为 0;

②任意两个不同的最小项之积恒为 0;

③全部最小项之和恒为 1。

chapter
01chapter
02chapter
03chapter
04chapter
05chapter
06chapter
07chapter
08

表 1-23 三变量最小项真值表

ABC	$\overline{A}\overline{B}\overline{C}$	$\overline{A}\overline{B}C$	$\overline{A}B\overline{C}$	$\overline{A}BC$	$A\overline{B}\overline{C}$	$A\overline{B}C$	$AB\overline{C}$	ABC
	m_0	m_1	m_2	m_3	m_4	m_5	m_6	m_7
000	1	0	0	0	0	0	0	0
001	0	1	0	0	0	0	0	0
010	0	0	1	0	0	0	0	0
011	0	0	0	1	0	0	0	0
100	0	0	0	0	1	0	0	0
101	0	0	0	0	0	1	0	0
110	0	0	0	0	0	0	1	0
111	0	0	0	0	0	0	0	1

(2) 最小项的编号。

最小项也可用“ m_i ”表示，下标“ i ”即最小项的编号。编号方法：把最小项取值为 1 所对应的那一组变量取值组合当成二进制数，与其相应的十进制数，就是该最小项的编号，见表 1-23。

(3) 最小项表达式。

任何一个逻辑函数都可以表示为最小项之和的形式，也称为标准与或表达式。而且这种形式是唯一的，也就是一个逻辑函数式只有一种最小项表达式。

2. 卡诺图

(1) 卡诺图的画法。三变量、四变量卡诺图分别如图 1-18、图 1-19 所示。

A \ BC	00	01	11	10
	0	m_0	m_1	m_3
1	m_4	m_5	m_7	m_6

图 1-18 三变量卡诺图

AB \ CD	00	01	11	10
	00	m_0	m_1	m_3
01	m_4	m_5	m_7	m_6
11	m_{12}	m_{13}	m_{15}	m_{14}
10	m_8	m_9	m_{11}	m_{10}

图 1-19 四变量卡诺图

(2) 卡诺图中相邻小方格中只有一个变量的形式不同，其余都相同。卡诺图中相邻小方格包括首尾也相邻。

3. 卡诺图化简方法及步骤

由于卡诺图两个相邻最小项中，只有一个变量取值不同，而其余的取值都相

同。所以，合并相邻最小项，可以消去一个或多个变量，从而使逻辑函数得到简化。合并两个最小项，可消去一个变量；合并四个最小项，可消去两个变量；合并八个最小项，可消去三个变量。合并 2^n 个最小项，可消去 n 个变量。

利用卡诺图化简逻辑函数的一般步骤如下：

(1) 画出逻辑函数的卡诺图，把每一个乘积项所包含的那些最小项（该乘积项就是这些最小项的公因子）所对应的小方块都填上 1，剩下的填 0，就可以得到逻辑函数的卡诺图。

(2) 合并相邻最小项，画圈把相邻的 1 圈在一起，画圈要遵循下列原则。

- ① 每个圈中相邻最小项的个数必须是 2^n ($n=0, 1, 2, 3, \dots$) 个；
 - ② 圈中的 1 可重复使用，但每次至少有一个 1 没被圈过；
 - ③ 圈要尽可能的大（消去的变量就越多）；
 - ④ 圈要尽可能的少（与项就少）；
 - ⑤ 一般是先圈孤立的 1，再画只有一种圈法的 1，最后画大圈。
- (3) 每一个圈就是一个与项，然后将各与项相或，即写出最简与或表达式。

【例 1-10】 用卡诺图化简以下逻辑函数。

(1) 三变量函数 $Y_1 = \overline{A}BC + A\overline{B}C + BC$

(2) 四变量函数 $Y_2 = ABC + ABD + A\overline{C}D + \overline{C}\overline{D} + \overline{A}BC + \overline{A}C\overline{D}$

(3) 四变量函数 $Y_3 = \sum m(1, 4, 5, 6, 8, 12, 13, 15)$

【解】 (1) 原函数与或最小项表达式为

$$Y_1 = \overline{A}BC + A\overline{B}C + ABC + \overline{A}BC$$

如图 1-20 所示，可得化简后的与或表达式为 $Y_1 = C$

(2) 原函数与或最小项表达式为

$$Y_2 = \sum m(0, 2, 4, 6, 7, 8, 9, 12, 13, 14, 15)$$

如图 1-21 所示，可得化简后的与或表达式为

$$Y_2 = \overline{A}D + A\overline{C} + BC$$

	<i>BC</i>			
<i>A</i>	00	01	11	10
0	0	1	1	0
1	0	1	1	0

图 1-20 Y_1 的卡诺图

	<i>CD</i>			
<i>AB</i>	00	01	11	10
00	1			1
01	1		1	1
11	1	1	1	1
10	1	1		

图 1-21 Y_2 的卡诺图

(3) Y_3 函数已经是最小项形式了，所以直接将最小项填入卡诺图，如图 1-22

- chapter 01
- chapter 02
- chapter 03
- chapter 04
- chapter 05
- chapter 06
- chapter 07
- chapter 08

所示。

$CD \backslash AB$	00	01	11	10
00		1		
01	1	1		1
11	1	1	1	
10	1			

图 1-22 Y_3 的卡诺图

可得化简后的与或表达式为 $Y_3 = \overline{A}CD + A\overline{C}D + \overline{A}B\overline{D} + \overline{A}BD$

4. 具有无关项的逻辑函数的化简

(1) 逻辑函数中的无关项。

无关项是指那些与所讨论的逻辑问题没有关系的变量取值组合所对应的最小项。化简时，无关项变量取值组合视为 1 或视为 0 都可以。

(2) 无关项逻辑函数的化简。

在卡诺图中，无关项对应的方格中常用“×”或“d”来标记，表示根据需要，可以看作是 1 或 0。

【例 1-11】 用卡诺图化简下面逻辑函数。

$$Y(A, B, C, D) = \sum m(3, 5, 6, 7, 10, 11) + \sum d(0, 2, 4, 14, 15)。$$

【解】 如图 1-23 所示，可得化简后的与或表达式为 $Y = \overline{A}B + C$ 。

$CD \backslash AB$	00	01	11	10
00	×		1	×
01	×	1	1	1
11		1	×	×
10		00	1	1

图 1-23 函数的卡诺图

任务实施

(1) 设计逻辑电路。

① 设定 A、B、C 为输入信号，同意为 1，不同意为 0，F 为输出信号，表决通

过为 1，表决没通过为 0。

②根据设计任务要求列出真值表，见表 1-24。

表 1-24 真值表

A	B	C	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

③根据真值表用卡诺图化简逻辑函数，如图 1-24 所示，并转换成适当的形式。

BC \ A	00	01	11	10
0	0	0	1	0
1	0	1	1	1

图 1-24 三变量卡诺图化简图

④与非表达式为： $F = AB + BC + CA = \overline{\overline{AB} \cdot \overline{BC} \cdot \overline{CA}}$

⑤根据函数表达式画出逻辑电路图，如图 1-25 所示。

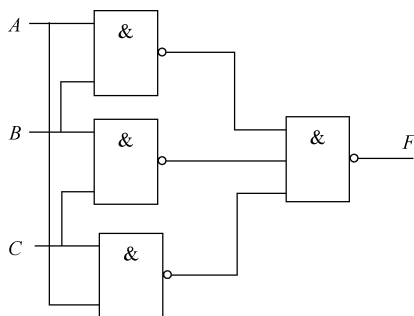


图 1-25 三输入表决电路逻辑图

- chapter 01
- chapter 02
- chapter 03
- chapter 04
- chapter 05
- chapter 06
- chapter 07
- chapter 08

(2) 设计电路所需元器件, 见表 1-25。

表 1-25 电路所需元器件

名称	型号×数量	备注
直流稳压电源	+5V×1	—
与非门	74LS10×2	不用 74LS00, 需两只 74LS10
与非门	74LS00×1	—
电阻	1kΩ×3	—
按钮开关	×3	—

注: 配备常用的工具, 包括万用表、烙铁、焊锡、松香、万能板等。

(3) 设计电路的仿真测试。

①用 Multisim 10 软件, 根据图 1-25 创建电路, 信号输入用开关实现, 输出状态用指示灯显示。

②仿真电路参见图 1-26, 通过仿真电路检验电路功能。不能实现功能要求时, 调试修正, 为组装电路奠定基础。

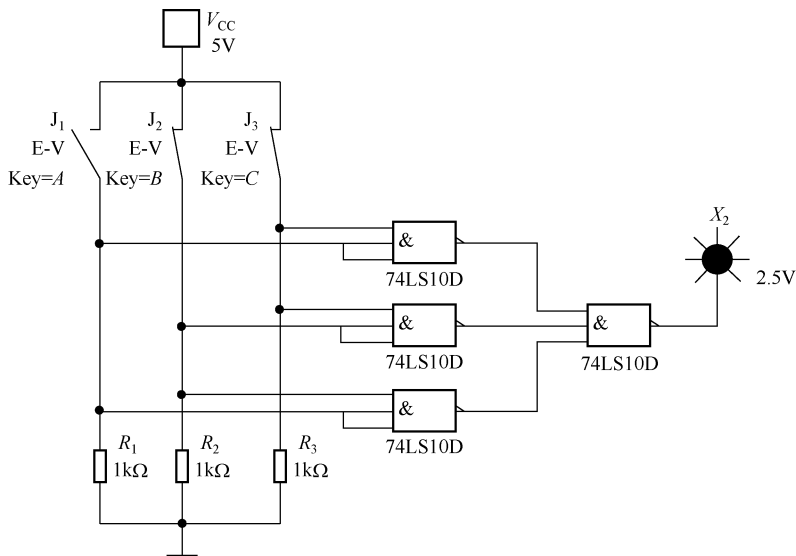


图 1-26 三输入表决仿真电路

(4) 根据前面设计的逻辑电路和仿真电路, 在实验板上组装电路。检查电路连接, 确认无误后再接电源, 检验其功能。

想一想

三输入与非门多余的输入端子有几种处理方法?

任务评价

(1) 分组汇报逻辑代数相关知识的学习与三输入表决电路设计制作情况，通电演示电路功能，并回答相关问题。

(2) 填写任务评价表（表 1-26）。

表 1-26 任务评价表

检测项目		评分标准	分值	学生评价	教师评价
知识内容	逻辑代数基本公式与定律	掌握逻辑代数基本公式与定律	10		
	逻辑函数的化简	了解公式法化简， 掌握卡诺图化简方法	10		
	逻辑运算与逻辑门功能	掌握基本逻辑运算及其门电路功能	15		
	逻辑函数表达形式的转换	掌握逻辑函数不同表示形式的特点	15		
操作技能	逻辑函数化简及变换形式	了解技能操作中逻辑 函数形式的重要性	10		
	逻辑门电路功能的应用	电路设计中门电路功能正确应用	10		
	电路安装与检测	掌握电路检测方法， 具备故障排除能力	20		
	安全操作	安全用电、按章操 作、遵守实训规则	5		
	现场管理	遵守实训室制度、按企 业要求进行现场管理	5		

chapter
01chapter
02chapter
03chapter
04chapter
05chapter
06chapter
07chapter
08

知识拓展

一、逻辑代数的三个重要规则

1. 代入规则

在任何一个逻辑等式中，如果将等式两边出现的某变量都用一个函数代替，则等式依然成立。理论依据：任何一个逻辑函数也和任何一个逻辑变量一样，只有逻辑 0 和逻辑 1 两种取值，因此，可将逻辑函数作为一个逻辑变量对待。利用代入规则可以扩大公式的应用范围。

例如将逻辑等式 $\overline{A}B = \overline{A} + \overline{B}$ 中 B 变量用逻辑函数 $Y = BC$ 代替，则等式依然成立，即： $\overline{A}Y = \overline{A} + \overline{Y}$ ，所以有 $\overline{A}BC = \overline{A} + \overline{B} + \overline{C}$ 。

2. 反演规则

对任何一个逻辑表达式 Y 作反演变换，反演变换：“·” → “+”，“+” → “·”，“0” → “1”，“1” → “0”，原变量 → 反变量，反变量 → 原变量，可得其反函

数 \bar{Y} ，这个规则叫做反演规则。运用反演规则时，要注意运算的优先顺序是先括号，后相与，再相或，必要时可加或减括号。两个变量以上（包括两个）的公共非号保持不变。

【例 1-12】 已知函数 $Y = A + \overline{B + C + D + E}$ ，求其反函数 \bar{Y} 。

【解】 $\bar{Y} = \overline{A \cdot B \cdot C \cdot D \cdot E}$
 $\bar{Y} = \overline{A \cdot (B + C + D + E)}$

3. 对偶规则

对任何一个逻辑表达式 Y 作对偶变换，将“ \cdot ” \rightarrow “ $+$ ”，“ $+$ ” \rightarrow “ \cdot ”，“ 0 ” \rightarrow “ 1 ”，“ 1 ” \rightarrow “ 0 ”，就可得到 Y 的对偶式 Y' 。运用对偶规则时，同样应注意运算的优先顺序，必要时可加或减括号。

【例 1-13】 已知函数 $Y = AB + A(C + 0)$ ，求其对偶函数 Y' 。

【解】 $Y' = (A + \bar{B}) \cdot (A + C \cdot 1)$

说明：使用对偶定理，若等式 $Y = G$ 成立，则等式 $Y' = G'$ 也成立。



二、电路连接注意事项

1. TTL 与 CMOS 电路的连接

在同一个数字系统中使用不同类型的门电路（TTL 和 CMOS）时，需要解决好高、低电平和负载能力的匹配问题，即驱动电路的输出逻辑电平与负载电路要求的输入逻辑电平是否匹配，以及驱动电路允许输出的最大电流是否大于负载电路所需的输入电流。

由 TTL 组成的系统全部用高速 CMOS 替换是完全可以的，但若是部分替换，则必须考虑它们之间的逻辑电平匹配问题。由于 TTL 的高电平输出电压较低（2.4~2.7V），而高速 CMOS 要求输入电压为 3.15V，因此必须设法提高 TTL 的高电平输出电压才能配接。方法是：在 TTL 输出端加接一个连接电源的上拉电阻。如果 TTL 本身是 OC 门，则不需要再接上拉电阻了。

2. 多余输入端的处理

门电路作为一种集成器件，它的输入端数目是一定的，在使用时，有时会多余输入端。多余的输入端如何处理，其处理的原则是不能改变电路的逻辑状态和电路的稳定可靠性。一般是不允许悬空的，如对于 TTL 门电路，如果输入端悬空，从理论上讲相当于接高电平，但在实际应用中，悬空的输入端容易引入干扰信号，造成逻辑错误。而对于 CMOS 门电路，由于 CMOS 具有很高的输入阻抗，更容易接收干扰信号，而且有时会造成栅极击穿。所以，CMOS 门电路的多余输入端是绝对不允许悬空的。一般有下列几种处理方法。

①对于与门及与非门，多余输入端应接高电平，比如直接接电源正端，或通过一个上拉电阻（1~3k Ω ）接电源正端。在前级驱动能力允许时，也可以与有用的输入端并联使用。

②对于或非门及或门，多余输入端应接低电平，比如直接接地，同样也可以与有用的输入端并联使用。这种方法影响前级负载并增加输入电容，影响速度。该方法适用于工作速度要求不高、信号源驱动能力较强的场合。

③悬空。这种方法只针对 TTL 门电路，而且当外界干扰较小时可采用，但是 CMOS 电路不允许使用该种方法。因为 CMOS 电路输入电阻很高，极易接收静电电荷，产生静电击穿，故 CMOS 电路输入端不能悬空。

项目总结

(1) 自然界中的信号分为两大类，即数字信号与模拟信号。根据处理信号的不同，电路分为数字电路与模拟电路两种，数字电路处理的是在时间上断续的信号，模拟电路处理的是在时间上连续变化的信号。

(2) 数制和码制的定义，不同进制数之间的转换，不同码制之间的转换。二进制代码中最常用的是 8421BCD 码。

(3) 三大基本逻辑运算：与运算、或运算和非运算，其他逻辑运算都是由这三个基本逻辑运算复合而成。

(4) 逻辑函数的化简方法常用的有代数法和卡诺图法。代数法不受变量个数的局限，但要求对公式和定律掌握熟练，有一定的经验技巧；卡诺图法化简简单、直观，但变量个数受到一定的限制。

(5) 逻辑代数的三大规则是代入规则、反演规则和对偶规则。代入规则可扩大基本公式的使用范围；反演规则求反函数比较方便；对偶规则有利于求对偶函数。

(6) 输出变量与输入变量之间的逻辑关系可以用逻辑函数表达式、真值表、卡诺图、逻辑图等表示。逻辑函数简单，设计的电路就会简单，工作可靠性就会更好。在数字电路设计过程中，要掌握逻辑函数形式的变换方法，才能合理使用逻辑门电路功能。

项目考核

1. 将下列各数转换成二进制数。

- ① $(28)_{10}$ ② $(79)_{10}$ ③ $(537)_8$ ④ $(F6)_{16}$

2. 将下列二进制数转换成十进制数。

- ① 10110110 ② 101011 ③ 10110.11 ④ 0011101

3. 将下列二进制数转换成八进制数和十六进制数。

- ① 101110 ② 1100111 ③ 101101.101 ④ 10111101

4. 将下列十进制数转换成 8421BCD 码。

- ① $(36)_{10}$ ② $(100)_{10}$ ③ $(528)_{10}$ ④ $(960)_{10}$

chapter

01

chapter

02

chapter

03

chapter

04

chapter

05

chapter

06

chapter

07

chapter

08

5. 将下列 8421BCD 码转换成十进制数。

- ① $(001001000110)_{8421BCD}$ ② $(1000010100001001)_{8421BCD}$
 ③ $(000100110111)_{8421BCD}$ ④ $(000100000000)_{8421BCD}$

6. 画出逻辑函数 $Y = A\bar{B}C + \bar{A}BC + B\bar{C}$ 的逻辑图。

7. 试分别用真值表、卡诺图和逻辑图表示逻辑函数 $Y = A\bar{B} + BC + \bar{A}D$ 。

8. 写出如图 1-27 所示电路的逻辑函数式。

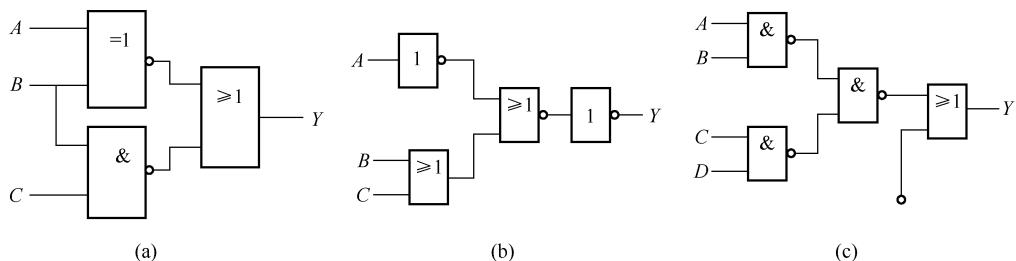


图 1-27 题 8 图

9. 请用真值表证明下列等式。

- ① $A \oplus 1 = \bar{A}$ ② $A \oplus B = \bar{A} \oplus \bar{B}$
 ③ $A \oplus \bar{B} = \bar{A} \oplus B$ ④ $\overline{A \oplus B} = A \oplus B \oplus 1$
 ⑤ $A(B \oplus C) = AB \oplus AC$ ⑥ $(A \oplus B) \oplus C = A \oplus (B \oplus C)$

10. 证明下列恒等式。

- ① $\overline{A \oplus B} = AB + \bar{A}\bar{B}$
 ② $\overline{AB + BD + DCE + D\bar{A}} = \bar{A}\bar{B} + D$
 ③ $A + \bar{A}(B + C) = A + \bar{B}\bar{C}$
 ④ $\overline{AB + \bar{A}\bar{B} + \bar{C}} = (A \oplus B)C$

11. 根据反演规则求出下列函数的反函数。

- ① $Y = (A + BC)D\bar{E}$
 ② $Y = A + (BC + CD)E$
 ③ $Y = \overline{\bar{A} + B + CD + \bar{C}D}$
 ④ $Y = \overline{(\bar{A}\bar{B} + ABC)}(A + BC)$

12. 根据对偶规则求出下列函数的对偶式。

- ① $Y = A(\bar{B} + \bar{C}) + \bar{A}(B + C)$
 ② $Y = A(B + \bar{C}) + \bar{A}B(C + \bar{D}) + \bar{A}\bar{B}C + D$
 ③ $Y = \overline{\bar{A}\bar{B} + BC + \bar{C}A}$
 ④ $Y = \overline{(A + C)(\bar{A} + B + C)(\bar{B} + C)}(A + B + \bar{C})$

13. 用卡诺图把下列逻辑函数化简为最简与或表达式。

- ① $Y = \bar{A}\bar{B} + AC + \bar{B}\bar{C} + \bar{B}C$
 ② $Y = \overline{AC} + \bar{A}C + BC + \bar{B}C$

③ $Y = \overline{AB} + BD + B\overline{C}\overline{D} + \overline{A}B\overline{C}D$

④ $Y = \overline{ACD} + BCD + \overline{B}D + \overline{A}B + B\overline{C}D$

⑤ $Y = \overline{AB} + \overline{AC} + \overline{CD} + D$

⑥ $Y(A, B, C) = \sum (m_1 + m_3 + m_5 + m_7)$

⑦ $Y(A, B, C, D) = \sum m(1, 2, 3, 6, 10, 11, 14, 15)$

⑧ $Y(A, B, C, D) = \sum m(2, 6, 7, 8, 9, 10, 11, 13, 14, 15)$

⑨ $Y = \overline{CD}(A \oplus B) + \overline{A}B\overline{C} + \overline{A}C\overline{D}$, 给定约束条件为 $AB + CD = 0$

⑩ $Y(A, B, C, D) = \sum m(3, 5, 6, 7, 10) + \sum d(0, 1, 2, 4, 8, 15)$

14. 讨论在图 1-28 所示的 TTL 门电路中, 对多余闲置端的输入端处理不当的有哪些。

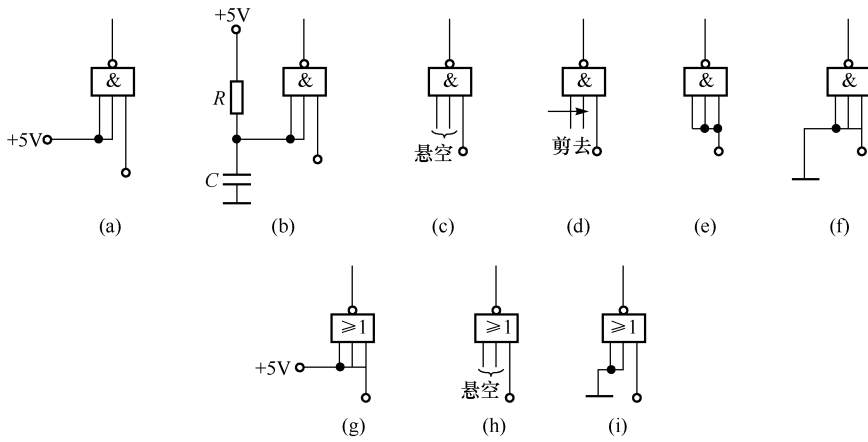


图 1-28 题 14 电路

- chapter 01
- chapter 02
- chapter 03
- chapter 04
- chapter 05
- chapter 06
- chapter 07
- chapter 08